

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-32682

(P2004-32682A)

(43) 公開日 平成16年1月29日(2004.1.29)

(51) Int. Cl.⁷

F I

テーマコード (参考)

H04N 5/30

H04N 5/30

4M118

G01S 17/36

G01S 17/36

5C024

H01L 27/146

H04N 5/335

F

5J084

H04N 5/335

H04N 5/335

P

H01L 27/14

A

審査請求 有 請求項の数 19 O L (全 37 頁)

(21) 出願番号 特願2003-51926 (P2003-51926)
 (22) 出願日 平成15年2月27日 (2003.2.27)
 (31) 優先権主張番号 特願2002-105746 (P2002-105746)
 (32) 優先日 平成14年4月8日 (2002.4.8)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000005832
 松下電工株式会社
 大阪府門真市大字門真1048番地
 (74) 代理人 100087767
 弁理士 西川 恵清
 (74) 代理人 100085604
 弁理士 森 厚夫
 (72) 発明者 橋本 裕介
 大阪府門真市大字門真1048番地松下電
 工株式会社内
 (72) 発明者 高田 裕司
 大阪府門真市大字門真1048番地松下電
 工株式会社内

最終頁に続く

(54) 【発明の名称】 強度変調光を用いた空間情報の検出装置

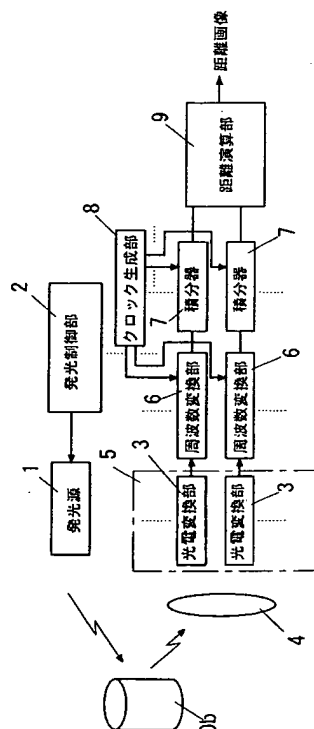
(57) 【要約】

【課題】 強度変調した光を用い発光側と受光側との位相差を求める際に受光側において高速に応答する素子を用いることなく空間に関する情報を検出する。

【解決手段】 発光源1は所定の発光周波数で強度変調された光を空間に放射する。イメージセンサ5は、前記空間からの光を受光し受光強度に対応する信号レベルの受光信号を出力する複数個の光電変換部3を備える。各光電変換部3から出力される受光信号は、周波数変換部6において発光周波数とは異なる周波数の局発信号と混合され、発光周波数よりも低周波であるビート信号を出力する。ビート信号は積分器7により積分され、積分器7から得られる積分値を用いて前記空間に関する情報が検出される。

【選択図】

図1



【特許請求の範囲】

【請求項 1】

所定の発光周波数で強度変調された光が照射されている空間からの光を受光し受光強度に対応する電気出力を生成する光電変換部と、光電変換部で生成された電気出力に発光周波数とは異なる規定の局発周波数の局発信号を出力する局部発振回路と、前記電気出力に局発信号を混合することにより光電変換部から出力される電気出力を発光周波数よりも低周波数であるビート信号に周波数変換する感度制御部と、ビート信号を規定のタイミングで積分する積分器と、積分器の出力により前記空間に関する情報を評価する評価部とを備えることを特徴とする強度変調光を用いた空間情報の検出装置。

【請求項 2】

前記積分器は前記ビート信号において位相の間隔が既知である複数区間の積分値をそれぞれ求め、前記評価部は前記空間に発光源から照射された光と前記光電変換部で受光した光との位相差を前記複数区間の積分値から求めることを特徴とする請求項 1 記載の強度変調光を用いた空間情報の検出装置。

【請求項 3】

前記感度制御部は前記光電変換部と前記積分器との間に挿入された半導体スイッチにより構成されて成ることを特徴とする請求項 1 または請求項 2 記載の強度変調光を用いた空間情報の検出装置。

【請求項 4】

前記光電変換部は前記電気出力として受光強度に対応する量の電荷を生成し、前記積分器は、光電変換部で生成された電荷の少なくとも一部を信号電荷として蓄積する電荷蓄積部と、電荷蓄積部に蓄積された信号電荷を発光周波数と局発周波数との周波数差のビート信号に同期させて取り出す電荷取出部とからなり、前記感度制御部は、光電変換部で生成された電荷のうち電荷蓄積部に移動する割合を前記局発周波数で変調する機能を有することを特徴とする請求項 1 記載の強度変調光を用いた空間情報の検出装置。

【請求項 5】

前記電荷蓄積部は前記ビート信号において位相の間隔が既知である複数区間で前記信号電荷をそれぞれ蓄積し、前記評価部は前記空間に発光源から照射された光と前記光電変換部で受光した光との位相差を前記複数区間の信号電荷から求めることを特徴とする請求項 4 記載の強度変調光を用いた空間情報の検出装置。

【請求項 6】

前記感度制御部は、前記光電変換部と前記電荷蓄積部との間に設けられ光電変換部から電荷蓄積部への電荷の通過量を調節する蓄積用ゲート部からなることを特徴とする請求項 4 記載の強度変調光を用いた空間情報の検出装置。

【請求項 7】

前記感度制御部は、前記光電変換部で生成された電荷の少なくとも一部を不要電荷として廃棄する電荷廃棄部からなることを特徴とする請求項 4 記載の強度変調光を用いた空間情報の検出装置。

【請求項 8】

前記感度制御部は、光電変換部と前記電荷蓄積部との間に設けられ光電変換部から電荷蓄積部への電荷の通過量を調節する蓄積用ゲート部と、前記光電変換部で生成された電荷の少なくとも一部を不要電荷として廃棄する電荷廃棄部とからなることを特徴とする請求項 4 記載の強度変調光を用いた空間情報の検出装置。

【請求項 9】

前記光電変換部が複数個設けられ、前記電荷蓄積部が、光電変換部とは別に設けられ各光電変換部で生成された電荷の少なくとも一部をそれぞれ信号電荷として蓄積する領域を各光電変換部ごとに設けたゲート電極に対応する部位に形成する CCD であり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出す CCD であって、各光電変換部で生成された電荷の少なくとも一部を外部信号により一括して廃棄するオーバーフローラインからなる電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに 1

10

20

30

40

50

枚の半導体基板に備えたＣＣＤイメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする請求項４記載の強度変調光を用いた空間情報の検出装置。

【請求項１０】

前記光電変換部が複数個設けられ、前記電荷蓄積部が、光電変換部と兼用され各光電変換部で生成された電荷の少なくとも一部をそれぞれ信号電荷として蓄積する領域を光電変換部ごとに受光面に設けたゲート電極に対応する部位に形成するＣＣＤであり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出すＣＣＤであって、各光電変換部で生成された電荷の少なくとも一部を外部信号により一括して廃棄するオーバーフロードレインからなる電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに１枚の半導体基板に備えたＣＣＤイメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする請求項４記載の強度変調光を用いた空間情報の検出装置。

10

【請求項１１】

前記光電変換部のうち信号電荷を蓄積する領域付近と電荷の生成に関与しない領域とに遮光膜を設けたことを特徴とする請求項１０記載の強度変調光を用いた空間情報の検出装置。

【請求項１２】

前記感度制御部は前記ゲート電極からなり、前記ゲート電極に印加する電圧が前記局発周波数で変調されることを特徴とする請求項９または請求項１０記載の強度変調光を用いた空間情報の検出装置。

20

【請求項１３】

前記感度制御部は前記電荷廃棄部からなり、前記電荷廃棄部に与える外部信号が前記局発周波数で変調されることを特徴とする請求項９または請求項１０記載の強度変調光を用いた空間情報の検出装置。

【請求項１４】

前記感度制御部は前記ゲート電極および前記電荷廃棄部からなり、前記ゲート電極に印加する電圧と前記電荷廃棄部に与える外部信号とがそれぞれ前記局発周波数で変調されることを特徴とする請求項９または請求項１０記載の強度変調光を用いた空間情報の検出装置。

30

【請求項１５】

前記光電変換部のうち１つの画素を構成する複数個の光電変換部を組にし、組になる複数個の光電変換部にそれぞれ対応する前記感度制御部は同じ局発周波数かつ互いに異なる位相の局発信号で変調され、前記電荷取出部は組になる複数個の光電変換部に対応して得られたビート信号の異なる位相に対応する信号電荷を一度に取り出すことを特徴とする請求項４記載の強度変調光を用いた空間情報の検出装置。

【請求項１６】

前記評価部は前記空間に発光源から照射された光と前記光電変換部で受光した光との位相差を前記ビート信号の異なる位相に対応する複数の信号電荷から求めることを特徴とする請求項１５記載の強度変調光を用いた空間情報の検出装置。

40

【請求項１７】

前記電荷蓄積部が、光電変換部とは別に設けられ各光電変換部で生成された電荷の少なくとも一部をそれぞれ信号電荷として蓄積する領域を各光電変換部ごとに設けたゲート電極に対応する部位に形成するＣＣＤであり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出すＣＣＤであって、各光電変換部で生成された電荷の少なくとも一部を外部信号により各光電変換部ごとに廃棄するオーバーフロードレインからなる複数個の電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに１枚の半導体基板に備えたＣＣＤイメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする請求項１５記載の強度変調光を用いた空間情報の検出装置。

50

【請求項 18】

前記電荷蓄積部が、光電変換部と兼用され各光電変換部で生成された電荷の少なくとも一部をそれぞれ信号電荷として蓄積する領域を各光電変換部ごとに受光面に設けたゲート電極に対応する部位に形成するCCDであり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出すCCDであって、各光電変換部で生成された電荷の少なくとも一部を外部信号により各光電変換部ごとに廃棄するオーバーフローレインからなる複数の電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに1枚の半導体基板に備えたCCDイメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする請求項15記載の強度変調光を用いた空間情報の検出装置。

10

【請求項 19】

前記評価部は前記位相差を距離に換算する機能を有することを特徴とする請求項2または請求項5または請求項16記載の強度変調光を用いた空間情報の検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、強度変調された光が照射されている空間からの光を受光することによって空間に関する各種情報を検出する強度変調光を用いた空間情報の検出装置。

【0002】

【従来の技術】

20

従来から、強度変調した光を発光源から空間に照射するとともに、この空間に存在する物体により反射された反射光を光電変換部で受光し、発光源から放射した光と光電変換部で受光した光との関係に基づいて空間に関する各種情報を検出する技術が知られている。空間に関する情報とは、空間に存在する物体までの距離や空間に存在する物体の反射による受光量の変化などを意味する。物体までの距離を求める技術としては、発光源から空間に照射した強度変調された光と光電変換部で受光した光との位相差を求める技術が知られており、このような位相差を求める技術は光子の飛行時間を求めることになるからタイムオブフライト法もしくは飛行時間法と呼ばれている。

【0003】

ところで、タイムオブフライト法では、発光源から放射した光と光電変換部で受光した光との位相差を求めるから、発光源から放射される光を所定の発光周波数で強度変調しておき、光電変換部では発光周波数の逆数である変調周期よりも短い時間内で受光強度を複数回検出することが考えられている。すなわち、発光源から放射される光の強度をたとえば正弦波で変調し、変調時の特定の位相に対する光電変換部での受光強度を検出するのであって、変調周期内で受光強度を4回求め、4個の受光強度を用いて位相差を求めている。

30

【0004】

いま、発光側において図31の曲線イのように光が強度変調され、光電変換部での受光強度が図31の曲線ロのように変化したとする。ここで、曲線イの位相が0度、90度、180度、270度である4点において受光強度を検出したときの各受光強度をそれぞれA0、A1、A2、A3とする。ただし、各位相における受光強度A0、A1、A2、A3は、現状の技術では各位相における瞬間の時刻の入射光だけに対応する受光強度ではなく、たとえば図に時間幅Twで示すような時間内の入射光に対応する受光強度になる。ここで、変調周期内では位相差 ψ が変化せず、かつ発光から受光までの光の減衰率（図では減衰については無視している）にも変化がないものとすれば、受光強度A0、A1、A2、A3を90度毎に求めていることから、各受光強度A0、A1、A2、A3と位相差 ψ との関係は、次式で表すことができる。

40

$$\psi = \arctan \{ (A3 - A1) / (A0 - A2) \}$$

（たとえば、特許文献1参照）。

【0005】

【特許文献1】

50

特表平10-50873号公報(第7-9頁、図1、図4)

【0006】

【発明が解決しようとする課題】

上述のように変調周期内の4点で受光強度 A_0 , A_1 , A_2 , A_3 を求めることによって位相差 ψ を求める技術は物体までの距離を求める技術として適用可能である。このときの検知可能な最大距離は強度変調を行う正弦波の半波長程度になる。つまり、光の伝播速度を c [m/s]とし、変調周期を T [s]、検知可能な最大距離を L [m]とすれば、 $L = c \cdot (T/2)$ であって、検知可能な最大距離 L に対して変調周期 T は、 $T = 2L/c$ と表すことができる。光の伝播速度は一般に 3.0×10^8 [m/s]であるから、たとえば検知可能な最大距離を3 [m]に設定するには、変調周期を 20×10^{-9} [s] 10

【0007】

上述のように変調周期内の4点で受光強度 A_0 , A_1 , A_2 , A_3 を求めるには、変調周期の $1/4$ 周期ごとに受光強度 A_0 , A_1 , A_2 , A_3 を検出しなければならないから、光電変換部の出力から各点の受光強度 A_0 , A_1 , A_2 , A_3 を切り出して取り込むには、数 [ns] 程度の周期ごとに1 [ns] 程度の時間幅 T_w で受光強度 A_0 , A_1 , A_2 , A_3 を切り出すためのスイッチングが必要になる。つまり、スイッチングを行うための素子には応答の高速性が要求される。

【0008】

さらに、上述した構成では発光源から放射した光の変調周期内で受光強度 A_1 , A_1 , A_2 , A_3 を求めているから、発光源を駆動する信号波形の歪、空間への外光量の時間変化に伴う歪などによって、光電変換部で受光した光の波形に歪みが生じていると、受光強度 A_1 , A_1 , A_2 , A_3 から位相差 ψ を正確に求めることができなくなり測定精度の低下をまねくことになる。 20

【0009】

本発明は上記事由に鑑みて為されたものであり、その目的は、空間に強度変調した光を照射し受光側で評価することにより空間に関する情報を検出するに際して、受光側における素子の応答に高速性を要求することなく空間に関する情報を高精度で求めることができるようにした強度変調光を用いた空間情報の検出装置を提供することにある。

【0010】

30

【課題を解決するための手段】

請求項1の発明は、所定の発光周波数で強度変調された光が照射されている空間からの光を受光し受光強度に対応する電気出力を生成する光電変換部と、光電変換部で生成された電気出力に発光周波数とは異なる規定の局発周波数の局発信号を出力する局部発振回路と、前記電気出力に混合することにより光電変換部から出力される電気出力を発光周波数よりも低周波数であるビート信号に周波数変換する感度制御部と、ビート信号を規定のタイミングで積分する積分器と、積分器の出力により前記空間に関する情報を評価する評価部とを備えることを特徴とする。

【0011】

請求項2の発明では、請求項1の発明において、前記積分器は前記ビート信号において位相の間隔が既知である複数区間の積分値をそれぞれ求め、前記評価部は前記空間に発光源から照射された光と前記光電変換部で受光した光との位相差を前記複数区間の積分値から求めることを特徴とする。 40

【0012】

請求項3の発明では、請求項1または請求項2の発明において、前記感度制御部は前記光電変換部と前記積分器との間に挿入された半導体スイッチにより構成されて成ることを特徴とする。

【0013】

請求項4の発明では、請求項1の発明において、前記光電変換部は前記電気出力として受光強度に対応する量の電荷を生成し、前記積分器は、光電変換部で生成された電荷の少な 50

くとも一部を信号電荷として蓄積する電荷蓄積部と、電荷蓄積部に蓄積された信号電荷を発光周波数と局発周波数との周波数差のビート信号に同期させて取り出す電荷取出部とからなり、前記感度制御部は、光電変換部で生成された電荷のうち電荷蓄積部に移動する割合を前記局発周波数で変調する機能を有することを特徴とする。

【0014】

請求項5の発明では、請求項4の発明において、前記電荷蓄積部は前記ビート信号において位相の間隔が既知である複数区間で前記信号電荷をそれぞれ蓄積し、前記評価部は前記空間に発光源から照射された光と前記光電変換部で受光した光との位相差を前記複数区間の信号電荷から求めることを特徴とする。

【0015】

請求項6の発明では、請求項4の発明において、前記感度制御部は、前記光電変換部と前記電荷蓄積部との間に設けられ光電変換部から電荷蓄積部への電荷の通過量を調節する蓄積用ゲート部からなることを特徴とする。

【0016】

請求項7の発明では、請求項4の発明において、前記光電変換部で生成された電荷の少なくとも一部を不要電荷として廃棄する電荷廃棄部からなることを特徴とする。

【0017】

請求項8の発明では、請求項4の発明において、前記感度制御部は、光電変換部と前記電荷蓄積部との間に設けられ光電変換部から電荷蓄積部への電荷の通過量を調節する蓄積用ゲート部と、前記光電変換部で生成された電荷の少なくとも一部を不要電荷として廃棄する電荷廃棄部とからなることを特徴とする。

【0018】

請求項9の発明では、請求項4の発明において、前記光電変換部が複数個設けられ、前記電荷蓄積部が、光電変換部とは別に設けられ各光電変換部で生成された電荷の少なくとも一部をそれぞれ信号電荷として蓄積する領域を各光電変換部ごとに設けたゲート電極に対応する部位に形成するCCDであり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出すCCDであって、各光電変換部で生成された電荷の少なくとも一部を外部信号により一括して廃棄するオーバーフロードレインからなる電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに1枚の半導体基板に備えたCCDイメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする。

【0019】

請求項10の発明では、請求項4の発明において、前記光電変換部が複数個設けられ、前記電荷蓄積部が、光電変換部と兼用され各光電変換部で生成された電荷の少なくとも一部をそれぞれ信号電荷として蓄積する領域を光電変換部ごとに受光面に設けたゲート電極に対応する部位に形成するCCDであり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出すCCDであって、各光電変換部で生成された電荷の少なくとも一部を外部信号により一括して廃棄するオーバーフロードレインからなる電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに1枚の半導体基板に備えるCCDイメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする。

【0020】

請求項11の発明では、請求項10の発明において、前記光電変換部のうち信号電荷を蓄積する領域付近と電荷の生成に関与しない領域とに遮光膜を設けたことを特徴とする。

【0021】

請求項12の発明では、請求項9または請求項10の発明において、前記感度制御部は前記ゲート電極からなり、前記ゲート電極に印加する電圧が前記局発周波数で変調されることを特徴とする。

【0022】

請求項13の発明では、請求項9または請求項10の発明において、前記感度制御部は前

10

20

30

40

50

記電荷廃棄部からなり、前記電荷廃棄部に与える外部信号が前記局発周波数で変調されることを特徴とする。

【0023】

請求項14の発明では、請求項9または請求項10の発明において、前記感度制御部は前記ゲート電極および前記電荷廃棄部からなり、前記ゲート電極に印加する電圧と前記電荷廃棄部に与える外部信号とがそれぞれ前記局発周波数で変調されることを特徴とする。

【0024】

請求項15の発明では、請求項4の発明において、前記光電変換部のうち1つの画素を構成する複数の光電変換部を組にし、組になる複数の光電変換部にそれぞれ対応する前記感度制御部は同じ局発周波数かつ互いに異なる位相の局発信号で変調され、前記電荷取出部は組になる複数の光電変換部に対応して得られたビート信号の異なる位相に対応する信号電荷を一度に取り出すことを特徴とする。

10

【0025】

請求項16の発明では、請求項15の発明において、前記評価部は前記空間に発光源から照射された光と前記光電変換部で受光した光との位相差を前記ビート信号の異なる位相に対応する複数の信号電荷から求めることを特徴とする。

【0026】

請求項17の発明では、請求項15の発明において、前記電荷蓄積部が、光電変換部とは別に設けられ各光電変換部で生成された電荷の少なくとも一部をそれぞれ信号電荷として蓄積する領域を各光電変換部ごとに設けたゲート電極に対応する部位に形成するCCDであり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出すCCDであって、各光電変換部で生成された電荷の少なくとも一部を外部信号により各光電変換部ごとに廃棄するオーバーフロードレインからなる複数の電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに1枚の半導体基板に備えたCCDイメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする。

20

【0027】

請求項18の発明では、請求項15の発明において、前記電荷蓄積部が、光電変換部と兼用され各光電変換部で生成された電荷の少なくとも一部をそれぞれ信号電荷として蓄積する領域を各光電変換部ごとに受光面に設けたゲート電極に対応する部位に形成するCCDであり、前記電荷取出部が、電荷蓄積部に蓄積された信号電荷を転送して外部に取り出すCCDであって、各光電変換部で生成された電荷の少なくとも一部を外部信号により各光電変換部ごとに廃棄するオーバーフロードレインからなる複数の電荷廃棄部を光電変換部と電荷蓄積部と電荷取出部とともに1枚の半導体基板に備えたCCDイメージセンサを用い、前記感度制御部が、ゲート電極と電荷廃棄部との少なくとも一方からなることを特徴とする。

30

【0028】

請求項19の発明では、請求項2または請求項5または請求項16の発明において、前記評価部は前記位相差を距離に換算する機能を有することを特徴とする。

【0029】

【発明の実施の形態】

以下の各実施形態では、強度変調された発光源からの光と光電変換部において受光した光との位相差を用いて距離を計測する測距装置に本発明の技術を用いる例を説明するが、距離の測定に限らず、強度変調された光の元の位相と光電変換部で受光した光の位相差を求めることが必要である装置であれば本発明の技術思想を適用可能である。

【0030】

(第1実施形態)

本実施形態は、図1に示すように、空間に光を放射する発光源1を備え、発光源1から放射される光は発光制御部2によって所定の発光周波数で強度変調される。発光源1としては、たとえば多数個の発光ダイオードを一平面上に配列したものや半導体レーザと発散レ

50

ンズとを組み合わせたものなどを用いる。発光制御部 2 では、たとえば 20 MHz の正弦波で発光源 1 から放射する光を強度変調する。

【0031】

一方、前記空間からの光を受光レンズ 4 を通して受光する複数個の光電変換部 3 が設けられる。各光電変換部 3 は受光強度に対応する電気出力を生成する（つまり、受光強度に対応する信号レベルの受光信号をそれぞれ出力する）ものであり、たとえば 100×100 個がマトリクス状に配列されることによってイメージセンサ 5 を構成する。イメージセンサ 5 の受光面である 2 次元平面には発光源 1 から光を放射した 3 次元空間が受光レンズ 4 を通してマッピングされる。つまり、イメージセンサ 5 が受光レンズ 4 を通して見る視界内に存在する物体 0 b は光電変換部 3 に対応付けられる。したがって、物体 0 b に対応した光電変換部 3 に入射する光の受光強度は、発光源 1 からの光によって強度変調されており、発光源 1 から放射された光と光電変換部 3 で受光した光との位相差を検出すれば、光電変換部 3 に対応している物体 0 b の各部位までの距離を求めることができる。

10

【0032】

各光電変換部 3 から出力される受光信号は感度制御部としての周波数変換部 6 に入力され、周波数変換部 6 では出力信号の周波数が発光周波数よりも低周波数になるように周波数変換を行う。つまり、周波数変換部 6 は、光電変換部 3 からの受光信号と後述するクロック生成部 8 から出力される局発信号とを混合することによって、図 2 に示すように、発光周波数と局発信号の周波数との周波数差に相当する包絡線成分を持つビート信号を出力する。このように、クロック生成部 8 が局部発振回路として機能する。

20

【0033】

物体 0 b までの距離が時間経過とともに変化しなければ、ビート信号の位相は、発光源 1 から放射された光の位相と、局部発振回路から出力される局発信号の位相と、光電変換部 3 から出力される受光信号の位相との関係によって決定される。すなわち、発光周波数に相当する角周波数を ω_1 とし、発光源 1 から放射された光の位相と受光信号の位相との位相差を ψ とすれば、受光信号の信号強度 Y_1 は次式で表される。ただし、 a_1 、 b_1 は定数であって、 a_1 は受光信号の振幅に相当し、 b_1 は暗電流や外光（時間変化は無視する）に相当する。

$$Y_1 = b_1 + a_1 \cdot \cos(\omega_1 \cdot t + \psi)$$

また、局発信号の角周波数を ω_2 とすれば、局発信号の信号強度 Y_2 は次式で表される。ただし、 a_2 、 b_2 は定数であって、 a_2 は局発信号の振幅に相当し、 b_2 は直流バイアスに相当する。

30

$$Y_2 = b_2 + a_2 \cdot \cos(\omega_2 \cdot t)$$

ここで、受光信号と局発信号とを混合した信号は $(Y_1 \cdot Y_2)$ になるから、発光周波数と局発信号の周波数との周波数差に相当する包絡線成分を持つビート信号が得られ、かつ包絡線成分の位相には位相差 ψ がそのまま反映されることになる。言い換えると、受光信号における位相差 ψ に相当する時間に対してビート信号における位相差 ψ に相当する時間は、（ビート信号の周期）／（変調周期）倍になる。したがって、発光周波数と局発信号の周波数との周波数差を比較的小さくすれば、従来構成に比較して位相差 ψ に相当する時間を大幅に引き延ばすことができる。たとえば、発光周波数が 20 MHz であるとすれば 1 周期は 50 ns になるから位相差 ψ を検出するには、受光信号の強度を 50 ns よりも短い時間（従来構成であれば 50 ns の 4 分の 1 以下の時間）でサンプリングする必要があるが、上述した構成を採用すればビート信号の 1 周期を、図 2 に示すように、たとえば 3000 ns 程度に引き延ばすことができ、ビート信号から位相差 ψ を求めることによって検出精度の向上が期待できる。

40

【0034】

ビート信号から位相差 ψ を求めるには、従来技術において用いていた発光源 1 からの光の変調周期内の受光強度に代えて、図 2 に示すように、ビート信号の 1 周期内での受光強度を用いればよい。つまり、位相の間隔が既知である複数回のタイミングでビート信号について一定の積分期間 T_i ごとの積分値を求め、ビート信号の 1 周期内で求めた複数個の積

50

分値を用いて位相差 ψ を求める。図示例では、ビート信号の1周期内において 90° ずつの位相の間隔のタイミング（たとえば、 0° 、 90° 、 180° 、 270° のタイミング）で積分値 A_0 、 A_1 、 A_2 、 A_3 を求めている。求めた積分値 A_0 、 A_1 、 A_2 、 A_3 を従来技術と同様に次式に代入すれば位相差 ψ が得られる。

$$\psi = \arctan \{ (A_3 - A_1) / (A_0 - A_2) \}$$

上述のようにビート信号の1周期内の複数個の積分値を用いて位相差 ψ を求めるから、発光周波数および局発周波数を実質的に周波数誤差が生じないように管理すれば、発光源1から放射した光と同期させることなく局発信号を生成しても位相差 ψ を求めることができる。つまり、図1に示すように、周波数変換部6から出力されたビート信号は積分器7に入力され、積分器7での積分のタイミングおよび積分期間 T_i を決めるためにクロック生成部8から出力されるクロック信号に同期してビート信号の $1/4$ 周期毎に積分され、ビート信号の $1/4$ 周期毎の積分信号が距離演算部9に入力される。距離演算部9は積分器7からビート信号の $1/4$ 周期毎に入力される積分値から位相差 ψ を求める評価部を含み、評価部は求めた位相差 ψ を物体Obまでの距離に換算する。

10

【0035】

上述した例では積分のタイミングをビート信号の $1/4$ 周期毎でビート信号の1周期において4回に設定しているが、ビート信号において積分値を求める回数は適宜に設定することが可能であり、また積分のタイミングについても位相の間隔が既知であれば等間隔である必要はなく、1周期内である必要もない。

【0036】

20

上述したように、位相差 ψ を求めるにあたって、発光周波数に比較すると十分に低周波数にすることができるビート信号を用い、しかもビート信号の積分値を用いるから、暗電流や外光などによるノイズ成分に対してSN比を十分に大きくとることができる上に、受光信号から位相差 ψ を直接求める場合に比較すると時間の計時精度が同じであるとしても相対的に位相差 ψ の検出精度が向上する。なお、上述の例では発光源1から放射される光の強度変調を正弦波で行っているが、三角波あるいは鋸歯状波などの他の波形で強度変調を行ってもよい。また発光源1から放射する光は可視光線に限らず赤外線などを用いることも可能である。なお、太陽光や照明光のような外乱光の影響があるときには、発光源1から放射される光の波長のみを透過させる光学フィルタを光電変換部3の前に配置するのが望ましい。このことは以下の他の実施形態でも同様である。

30

【0037】

（第2実施形態）

第1実施形態では、光電変換部3と周波数変換部6と積分器7とを独立した形で記載したが、イメージセンサ5として以下の構成を備えるものを用いることによって、光電変換部3と周波数変換部6と積分器7とをイメージセンサ5に一体化することができる。すなわち、イメージセンサ5の各画素を、基本的には図3に示すように、受光強度に応じた量の電荷を電気出力として生成する（つまり、受光信号として生成する）フォトダイオードのような光電変換部3と、光電変換部3で生成された電荷を蓄積する電荷蓄積部としての記憶セル7aと、光電変換部3と記憶セル7aとの間に設けられ受光信号に相当する電荷の通過量を調節する蓄積用ゲート部6aとにより構成し、さらにイメージセンサ5には各記憶セル7aに蓄積された電荷を外部に取り出す電荷取出部としての転送回路10を設ける。

40

【0038】

蓄積用ゲート部6aは第1実施形態において説明したクロック生成部8から出力される局発信号によりスイッチングされ、蓄積用ゲート部6aが局発信号でスイッチングされることにより受光信号と局発信号とのビート信号に相当する量の電荷が記憶セル7aに蓄積される。つまり、イメージセンサ5の外部に設けたクロック生成部8から発生する局発信号で蓄積用ゲート部6aをスイッチングすることにより、ビート信号に相当する信号電荷が記憶セル7aに蓄積される。要するに、蓄積用ゲート部6aとクロック生成部8とにより周波数変換部6が構成される。あるいはまた、光電変換部3と電荷蓄積部としての記憶セ

50

ル7 aの間に設けられた蓄積用ゲート部6 aを局発信号で制御することにより、光電変換部3から記憶セル7 aへの電荷の通過量を調節する構成であるから、蓄積用ゲート部6 aは、光電変換部3で生成した電荷に対して電荷蓄積部に信号電荷として移動させる電荷の割合を決める感度制御部として機能していると言える。

【0039】

上述のようにして記憶セル7 aは、蓄積用ゲート部6 aがオンである期間に光電変換部3で生成された電荷を信号電荷として蓄積するから、第1実施形態の積分器7として機能する。ここに、上述したように積分器7の出力はビート信号の1周期内で複数回読み出すことが必要であるから、転送回路10では各記憶セル7 aにそれぞれ格納されている積分値をビート信号の周期に基づいて設定した適宜の時間毎に読み出す。転送回路10により記憶セル7 aから読み出された積分値は距離演算部9に転送される。距離演算部9では、第1実施形態において説明した演算を行うことにより、発光源1から放射された光と光電変換部3で受光した光との位相差 ψ を求め、この位相差 ψ により物体Obまでの距離を求めて距離画像を出力する。

【0040】

ところで、光電変換部3は入射光の受光強度に応じた量の電荷を生成する機能が必要であるから、光電変換部3としてはフォトダイオードまたは光電変換機能を有するMOSキャパシタを用いる。一方、記憶セル7 aにはMOSキャパシタを用い、外光が入射しないように遮光する。記憶セル7 aとなるMOSキャパシタは、電荷を個別に取り出す構成とCCDとする構成とのどちらでも採用することが可能である。記憶セル7 aとしてCCDを用いる場合には、蓄積用ゲート部6 aとして光電変換部3から記憶セル7 aに電荷を転送するためのシフトゲートを用いる。また、蓄積用ゲート部6 aとしてバイポーラトランジスタあるいはMOSFETのような一般的な半導体スイッチを用いることもできる。蓄積用ゲート部6 aとしてシフトゲートあるいは半導体スイッチを用いるときには、蓄積用ゲート部6 aは外光が入射しないように遮光される。蓄積用ゲート部6 aには光電変換部3と一体であるMOS型素子(MOSキャパシタのバイアスを制御するもの、あるいはMOSトランジスタなど)を用いてもよい。この場合には蓄積用ゲート部6 aは遮光されずに外光が入射することになる。なお、イメージセンサ5は1次元と2次元とのいずれの構成を採用してもよい。

【0041】

転送回路10は記憶セル7 aの構成に応じて適宜に構成される。たとえば、複数個の記憶セル7 aがCCDを構成する場合には、CCDを読出パルスで駆動することにより各記憶セル7 aの電荷を出力端に順に読み出すようにすればよい。また、各記憶セル7 aの電荷を個別に取り出す場合には、MOSイメージセンサと同様に個々の記憶セル7 aと出力端との間に記憶セル選択用の半導体スイッチであるMOSトランジスタを挿入し、各MOSトランジスタを順にオンオフさせることによって各記憶セル7 aの電荷を出力端に順に読み出すようにすればよい。

【0042】

各記憶セル7 aの電荷を個別に取り出す場合の具体例を図4に示す。図示例では複数個の光電変換部3が水平方向(図の横方向)と垂直方向(図の縦方向)とにそれぞれ複数個ずつ配列された2次元マトリクス状の配列になっており、各光電変換部3に対応する記憶セル7 aにはそれぞれMOSトランジスタからなる垂直制御用の半導体スイッチ S_v のドレインが接続される。水平方向に一行に並ぶ光電変換部3に対応する半導体スイッチ S_v のゲートは水平信号線 L_v に共通に接続され、各一行ごとに共通接続された半導体スイッチ S_v のゲートは垂直制御用のシフトレジスタ SR_v に接続される。シフトレジスタ SR_v は各一行を順に選択するように半導体スイッチ S_v を一行ずつ択一的にオンにする。一方、垂直方向に一行に並ぶ光電変換部3に対応する半導体スイッチ S_v のソースは垂直信号線 L_h に共通に接続され、各一行ごとに共通接続された半導体スイッチ S_v のソースにはそれぞれMOSトランジスタからなる水平制御用の半導体スイッチ S_h のドレインが接続される。各半導体スイッチ S_h のゲートは水平制御用のシフトレジスタ SR_h に接続され

、シフトレジスタSR_hは各半導体スイッチS_hを順に択一的にオンにする。各半導体スイッチS_hのソースは出力線L_oに共通接続される。

【0043】

したがって、シフトレジスタSR_vによって水平方向に並ぶ一列の半導体スイッチS_vを選択した状態で、シフトレジスタSR_hによって水平方向に並ぶ半導体スイッチS_hを順にオンにすれば、水平方向に並ぶ一列の光電変換部3に対応した記憶セル7aの電荷を信号線に読み出すことができる。次に、シフトレジスタSR_vによって次列で水平方向に並ぶ一列の半導体スイッチS_vを選択した状態で、シフトレジスタSR_hによって水平方向に並ぶ半導体スイッチS_hを順にオンにすれば、次列の光電変換部3に対応した記憶セル7aの電荷を信号線に読み出すことができる。このような動作を繰り返すことによって、各記憶セル7aに蓄積された信号電荷を順に読み出すことができる。上述の動作から明らかのようにシフトレジスタSR_h、SR_vは、各記憶セル7aが択一的に出力端に接続されるように半導体スイッチS_h、S_vのオンオフを制御する制御手段として機能する。他の構成および動作は第1実施形態と同様である。

10

【0044】

(第3実施形態)

以下に説明する実施形態では、オーバーフローレインを備えるCCDイメージセンサをイメージセンサ5として用いる例を説明する。

【0045】

本実施形態では、縦型オーバーフローレインを備えるインターライン転送型CCDをイメージセンサ5に用いる例を説明する。この種のイメージセンサ5としては市場に供されているものを用いることができる。

20

【0046】

イメージセンサ5は、図5に示すように、光電変換部としてのフォトダイオード21を水平方向と垂直方向とに複数個ずつ（図示例では3×4個）配列した2次元イメージセンサであって、垂直方向に配列したフォトダイオード21の各列の右側方に垂直転送CCDからなる垂直転送部22を備え、垂直転送部22の下方に水平転送CCDからなる水平転送部23を備える。垂直転送部22は各フォトダイオード21ごとに2個ずつのゲート電極22a、22bを備え、水平転送部23は各垂直転送部22ごとに2個ずつのゲート電極23a、23bを備える。垂直転送部22は4相駆動を行い、水平転送部23は2相駆動を行うことによって、水平転送部23では垂直転送部22から1水平ラインごとの信号電荷を取り出し、1水平ラインごとの信号電荷を外部に出力する。この種の駆動技術はCCDの分野において周知であるから、ここでは詳しく説明しない。

30

【0047】

フォトダイオード21と垂直転送部22と水平転送部23とは1枚の基板20上に形成され、基板20にはアルミニウム電極であるオーバーフロー電極24が絶縁膜を介さずに直接接触するように設けられる。つまり、基板20がオーバーフローレインとして機能する。オーバーフロー電極24は、基板20の表面においてフォトダイオード21と垂直転送部22と水平転送部23との全体を囲むように形成される。基板20の表面はフォトダイオード21に対応する部位を除いて後述する遮光膜26（図6参照）により覆われる。

40

【0048】

イメージセンサ5について、さらに具体的に説明するために、1個のフォトダイオード21に関連する部分を切り出して図6に示す。本実施形態では、基板20としてn形半導体を用い、基板20の主表面にはフォトダイオード21と垂直転送部22とに跨る領域にp形半導体からなるpウェル31を形成している。pウェル31は、フォトダイオード21に対応する領域よりも垂直転送部22に対応する領域の厚み寸法を大きく形成してある。pウェル31のうちフォトダイオード21に対応する領域にはn⁺形半導体層32を重ねて設けてあり、pウェル31とn⁺形半導体層32とのpn接合によってフォトダイオード21が形成される。フォトダイオード21の表面にはp⁺形半導体からなる表面層33を積層してある。表面層33はフォトダイオード21で生成された電荷を垂直転送部22

50

に移動させる際に、 n ＋形半導体層 32 の表面付近が電荷の通過経路にならないように制御する目的で設けてある。すなわち、フォトダイオード 21 の表面である n ＋形半導体層 32 の表面は結晶性が悪いから熱励起によって電子－正孔対が発生しやすく、電子－正孔対が発生すると暗電流が生じて S/N 比が低下する。そこで、 S/N 比の低下を抑制するために、表面層 33 を形成してフォトダイオード 21 で生成された電荷が n ＋形半導体層 32 の表面を通らないようにしているのである。このような構造は、埋込フォトダイオードとして知られている。

【0049】

p ウェル 31 のうち垂直転送部 22 に対応する領域には n 形半導体からなる蓄積転送層 34 を重ねて設けてある。蓄積転送層 34 の表面と表面層 33 の表面とは略同一平面であって、蓄積転送層 34 の厚み寸法は表面層 33 の厚み寸法よりも大きくしてある。つまり、 n ＋形半導体層 32 の厚み方向の上部は蓄積転送層 34 の厚み方向の下部とは上下方向において重複することになる。ただし、 n ＋形半導体層 32 と蓄積転送層 34 との間には、表面層 33 と不純物濃度が等しい p ＋形半導体からなる分離層 35 が介在する。蓄積転送層 34 の表面には、絶縁膜 25 を介してゲート電極 22a, 22b が配置される。ゲート電極 22a, 22b は 1 個のフォトダイオード 21 に対して 2 個ずつ設けられ、垂直方向において 2 個のゲート電極 22a, 22b のうちの一方は他方よりも広幅に形成される。具体的には、図 7 のように、1 個のフォトダイオード 21 に対応する 2 個のゲート電極 22a, 22b のうち狭幅のゲート電極 22b は平板状に形成されており、広幅のゲート電極 22a は、幅狭のゲート電極 22b と同一平面上に配列され一対のゲート電極 22b の間に配置される平板状の部分と、平板状の部分の垂直方向における両端部からそれぞれ延長されゲート電極 22b の上に重複する湾曲した部分とを備える。ここに、絶縁膜 25 は SiO_2 により形成され、またゲート電極 22a, 22b はポリシリコンにより形成され、各ゲート電極 22a, 22b は絶縁膜 25 を介して互いに絶縁されている。さらに、フォトダイオード 21 に光を入射させる部位を除いてイメージセンサ 5 の表面は遮光膜 26 により覆われる。p ウェル 31 において垂直転送部 22 に対応する領域および蓄積転送層 34 は垂直転送部 22 の全長に亘って形成され、したがって、蓄積転送層 34 には広幅のゲート電極 22a と狭幅のゲート電極 22b とが交互に配列されることになる。

【0050】

次に、上述したイメージセンサ 5 を駆動する技術について説明する。上述したイメージセンサ 5 では、フォトダイオード 21 に光が入射すればフォトダイオード 21 において電荷が生成される。また、垂直転送部 22 ではフォトダイオード 21 で生成された電荷が引き渡されると、ゲート電極 22a, 22b への印加電圧を制御することによって、電荷を蓄積したり電荷を転送したりすることが可能になる。つまり、ゲート電極 22a, 22b は蓄積用ゲートとして機能する。フォトダイオード 21 で生成された電荷のうち垂直転送部 22 に引き渡される電荷の割合は、ゲート電極 22a, 22b への印加電圧に応じて蓄積転送層 34 に形成されるポテンシャル井戸の深さおよびポテンシャル井戸を形成する時間に応じて変化する。また、オーバーフロー電極 24 に適宜の電圧 V_s を印加すれば、フォトダイオード 21 で生成された電荷は基板 20 を通して廃棄されるから、オーバーフロー電極 24 への印加電圧および電圧を印加する時間を制御することによっても、フォトダイオード 21 で生成された電荷のうち垂直転送部 22 に引き渡される電荷の割合を変化させることができる。つまり、基板 20 が電荷廃棄部として機能する。

【0051】

すなわち、フォトダイオード 21 では受光した光量に対応する量の電荷が生成されるから光電変換部として機能し、ゲート電極 22a, 22b とオーバーフロー電極 24 との少なくとも一方への印加電圧を制御することによってフォトダイオード 21 において生成された電荷のうち信号電荷として垂直転送部 22 に移動させる割合を調節することができるから、ゲート電極 22a, 22b とオーバーフロー電極 24 (つまりは、電荷廃棄部としての基板 20) との少なくとも一方を感度制御部として機能させることが可能になる。要するに、ゲート電極 22a, 22b とオーバーフロー電極 24 とのいずれについても、フォ

トダイオード 21 において生成した電荷のうち信号電荷とする割合を制御することができるから、感度を調節するように機能させることになり、局発信号に相当する電圧をゲート電極 22a, 22b とオーバーフロー電極 24 との少なくとも一方に印加することによって、感度制御部として機能させることが可能になる。さらに、垂直転送部 22 は個々のゲート電極 22a, 22b に対応する部位にポテンシャル井戸を形成することができ、ポテンシャル井戸には信号電荷を蓄積することができるから、ポテンシャル井戸が電荷蓄積部に相当する。垂直転送部 22 に蓄積された電荷はゲート電極 22a, 22b およびゲート電極 23a, 23b に印加する電圧の大きさおよびタイミングを制御することによって取り出されるから、垂直転送部 22 および水平転送部 23 は電荷取出部として機能する。

【0052】

以下では、フォトダイオード 21 で生成され垂直転送部 22 に移動する電荷の量を調節するにあたって、オーバーフロー電極 24 への印加電圧を制御する例を説明する。フォトダイオード 21 で生成された電荷がどのように移動するかを説明するために、図 6 中の破線 L1 に沿った電子のポテンシャルを図 8 に示す。すなわち、図 8 における中央部はフォトダイオード 21 に相当する領域、左部は基板 20 に相当する領域、右部は垂直転送部 22 に相当する領域をそれぞれ示す。また、オーバーフロー電極 24 に電圧を印加していない状態では、フォトダイオード 21 と基板 20 との間には p ウェル 31 によるポテンシャル障壁 B1 が形成され、フォトダイオード 21 と垂直転送部 22 との間には分離層 35 によるポテンシャル障壁 B2 が形成される。ポテンシャル障壁 B1, B2 を破線で示しているのは、これらのポテンシャル障壁 B1, B2 の高さが可変であるからである。つまり、ゲート電極 22a, 22b への印加電圧によってポテンシャル障壁 B2 の高さを制御することができ、オーバーフロー電極 24 への印加電圧によってポテンシャル障壁 B1 の高さを制御することができる。なお、図 8 において、白丸内に e を付した図形は電子 e を示している。

10

20

【0053】

ところで、オーバーフロー電極 24 に適宜のタイミングで電圧を印加することによって電子シャッタとして機能させる技術は従来から知られており、オーバーフロー電極 24 に印加する電圧を制御し基板 20 に印加する電圧を比較的高電圧に設定すれば、フォトダイオード 21 で生成された電荷を廃棄電荷として廃棄することが可能である。言い換えると、オーバーフロー電極 24 に印加する電圧を調節することにより、フォトダイオード 21 で生成された電荷のうち廃棄電荷とする割合を調節することができ、フォトダイオード 21 で生成された電荷のうち垂直転送部 22 に移動する電荷の割合が調節されるから、結果的に感度を調節したことになる。そこで、本実施形態では、オーバーフロー電極 24 に局発信号に相当する電圧を印加し局発信号により感度を調節しているのであって、フォトダイオード 21 で生成した電荷のうち垂直転送部 22 に移動させる電荷の割合を局発信号で変調することにより、実質的に、フォトダイオード 21 から出力される受光信号（つまり、フォトダイオード 21 で生成された電気出力）をクロック生成部 8 からの局発信号と混合して周波数変換したことになる。

30

【0054】

また、垂直転送部 22 は蓄積転送層 34 に絶縁膜 25 を介してゲート電極 22a, 22b を配置しているから、垂直転送部 22 ではゲート電極 22a, 22b への電圧を印加すれば、蓄積転送部 34 にポテンシャル井戸を形成して電荷を蓄積するキャパシタが形成されるのであって、ポテンシャル井戸 27 の深さおよび幅で決まる容量の範囲内での積分が可能になる。

40

【0055】

ゲート電極 22a とオーバーフロー電極 24 とに対する電圧の印加状態と、フォトダイオード 21 で生成された電荷の移動との関係を図 9 に示す。図 9 (a) はゲート電極 22a に比較的高い正電圧を印加することにより分離層 35 によるポテンシャル障壁 B2 を取り除き、蓄積転送部 34 にポテンシャル井戸 27 を形成した状態であって、オーバーフロー電極 24 にはポテンシャル障壁 B1 が形成されるように比較的低い電圧を印加する。つま

50

り、ポテンシャル障壁 B 1 が存在することによって、フォトダイオード 2 1 で生成された電荷（電子 e）は基板 2 0 に移動できない状態であって、この間には廃棄電荷は生じない。この状態では、フォトダイオード 2 1 で生成された電荷のうちポテンシャル井戸 2 7 の容量範囲内の電荷は、図 9（a）に矢印で示すように、すべて信号電荷として垂直転送部 2 2 に移動する。

【0056】

一方、図 9（b）は図 9（a）のようにゲート電極 2 2 a に比較的高い正電圧を印加した状態で、オーバーフロー電極 2 4 にも比較的高い正電圧を印加した状態であって、基板 2 0 のポテンシャルを垂直転送部 2 2 のポテンシャルよりも低くなるようにオーバーフロー電極 2 4 への印加電圧を設定してある。この状態では、p ウェル 3 1 によるポテンシャル障壁 B 1 が取り除かれるから、フォトダイオード 2 1 で生成された電荷のうち一部は信号電荷として垂直転送部 2 2 に移動するものの、残りは図 9（b）に矢印で示すように基板 2 0 を通して廃棄電荷として廃棄されることになる。つまり、フォトダイオード 2 1 で生成された電荷のうち信号電荷となる割合が図 9（a）の状態よりも低減するから、実質的に感度が低下したことになる。ここに、信号電荷と廃棄電荷との割合つまり感度は、ゲート電極 2 2 a とオーバーフロー電極 2 4 とに印加する電圧の大小関係によって決まるのであって、ポテンシャルのより低いほうにより多くの電荷（電子）が移動することになる。なお、図 9（a）の状態では垂直転送部 2 2 に移動した電荷はポテンシャル井戸 2 7 に蓄積されているから、図 9（b）の状態において基板 2 0 に移動することはない。

【0057】

垂直転送部 2 2 に蓄積された信号電荷を読み出すには、図 9（c）のように、ポテンシャル障壁 B 1、B 2 が生じるように、ゲート電極 2 2 a とオーバーフロー電極 2 4 とに印加する電圧を引き下げる。このように、ポテンシャル障壁 B 1、B 2 を形成することによって、フォトダイオード 2 1 から垂直転送部 2 2 への電荷の流入を防止し、かつ垂直転送部 2 2 からフォトダイオード 2 1 への電荷の流出を防止する。この状態で、ゲート電極 2 2 a、2 2 b に 4 相クロック V 1～V 4 を与えるとともに、ゲート電極 2 3 a、2 3 b に 2 相クロック V H 1、V H 2 を与えることによって垂直転送部 2 2 に蓄積された信号電荷を読み出すことができる。垂直転送部 2 2 に蓄積された信号電荷は、上述した 4 区間の積分値 A 0～A 3 のうちの各 1 区間の積分値が求められるたびに読み出される。たとえば、積分値 A 0 に相当する信号電荷が各フォトダイオード 2 1 に対応して形成されるポテンシャル井戸 2 7 に蓄積されると信号電荷を読み出し、次に積分値 A 1 に相当する信号電荷がポテンシャル井戸 2 7 に蓄積されると再び信号電荷を読み出すという動作を繰り返す。なお、各積分値 A 0～A 3 を蓄積する期間（つまり、クロック信号の個数）は等しく設定しておくのはもちろんのことである。また、各積分値 A 0～A 3 を読み出す順序は上述の例に限定されるものではなく、積分値 A 0 の次に積分値 A 2 を求めるなどとしてもよい。

【0058】

本実施形態の構成では、感度を制御するためにオーバーフロー電極 2 4 に印加する電圧を制御しており、垂直転送部 2 2 に設けたゲート電極 2 2 a、2 2 b への印加電圧を制御する場合に比較すると容量成分による応答の遅れが生じないから、局発周波数を比較的高く設定することが可能になる。その結果、発光周波数を比較的高く設定することが可能であって、強度変調の周期を短くすることによって比較的小さい距離の計測が可能になる。なお、本実施形態では基板 2 0 に設けたオーバーフロー電極 2 4 の印加電圧を制御しているが、縦型オーバーフロードレインの制御にあたっては基板 2 0 の上に設けた p ウェル 2 1 に印加する電圧を制御してもよい。この点は以下の他の実施形態でも同様である。他の構成および動作は第 2 実施形態と同様である。

【0059】

（第 4 実施形態）

本実施形態は、第 3 実施形態と同様の構成であって、ゲート電極 2 2 a とオーバーフロー電極 2 4 とに印加する電圧をともに制御することにより、フォトダイオード 2 1 で生成された電荷のうち蓄積転送部 3 4 に信号電荷として移動させる割合を制御するものである。

図10(a)はゲート電極22aに比較的高い正電圧を印加することにより分離層35によるポテンシャル障壁B2を取り除き、蓄積転送部34にポテンシャル井戸27を形成した状態であって、オーバーフロー電極24にはポテンシャル障壁B1が形成されるように比較的低い電圧を印加する。つまり、ポテンシャル障壁B1が存在することによって、フォトダイオード21で生成された電荷(電子e)は基板20に移動できない状態であって、この間には廃棄電荷は生じない。この状態では、フォトダイオード21で生成された電荷のうちポテンシャル井戸27の容量範囲内の電荷は、図10(a)に矢印で示すように、すべて信号電荷として垂直転送部22に移動する。

【0060】

一方、図10(b)は図10(a)のようにゲート電極22aに比較的低い正電圧を印加するとともに、オーバーフロー電極24には比較的高い正電圧を印加した状態であって、基板20のポテンシャルを垂直転送部22のポテンシャルよりも低くなるようにオーバーフロー電極24への印加電圧を設定してある。この状態では、pウェル31によるポテンシャル障壁B1が取り除かれるのに対して、分離層35によるポテンシャル障壁B2が形成されるから、フォトダイオード21で生成された電荷の大部分は図10(b)に矢印で示すように基板20を通して廃棄電荷として廃棄されることになる。つまり、フォトダイオード21で生成された電荷のうち信号電荷となる割合が図10(a)の状態よりも低減するから、実質的に感度が低下したことになる。

【0061】

本実施形態では、上述した図10(a)(b)の状態を交互に繰り返すのであって、信号電荷と廃棄電荷との割合つまり感度は、ゲート電極22aとオーバーフロー電極24とに印加する電圧の大小関係と時間の比率とによって決まる。上述のように本実施形態では、ゲート電極22aに対応する領域に信号電荷の積分値A0~A4を蓄積することができないから、ゲート電極22bに対応する領域に積分値A0~A4を蓄積することになる。他の構成および動作は第2実施形態と同様である。

【0062】

(第5実施形態)

本実施形態では、市場に供されている横型オーバーフロードレインを備えるインターライン転送型CCDをイメージセンサ5に用いる例を示す。

【0063】

本実施形態に用いるイメージセンサ5は、図11に示すように、垂直方向に配列したフォトダイオード21の各列の左側方にn形半導体からなるオーバーフロードレイン41を設けてある。図示例ではフォトダイオード21を水平方向に3個並べるとともに垂直方向に4個並べているから、オーバーフロードレイン41は3列であり、各オーバーフロードレイン41の上端同士は、左右方向に配置したアルミニウム電極であるオーバーフロー電極24を介して接続してある。垂直転送部22および水平転送部23は第3実施形態において用いたイメージセンサ5と同様の機能を有する。

【0064】

1個のフォトダイオード21に関連する部分を切り出した図12を用いてイメージセンサ5の構造を説明する。本実施形態ではp形半導体の基板40を用いており、基板40の主表面においてフォトダイオード21に対応する領域には、基板40とともにフォトダイオード21を形成するn⁺形半導体層42が重ねて形成され、基板40の主表面において垂直転送部22に対応する領域にはn形半導体からなる蓄積転送層44が重ねて形成されている。n⁺形半導体層42と蓄積転送層44との間にはp⁺形半導体からなる分離層45aが形成され、n⁺形半導体層42に対して蓄積転送層44とは反対側にはp⁺形半導体からなる分離層45bを介してオーバーフロードレイン41が設けられる。n⁺形半導体層42と両分離層45a、45bとに跨る部位の表面には、フォトダイオード21で生成された電荷を垂直転送部22に移動させる際に、n⁺形半導体層42の表面付近を電荷が通らないように制御する目的で、不純物濃度が分離層45a、45bと等しいp⁺形半導体からなる表面層43を積層してある。蓄積転送層44の表面と表面層43の表面とオー

10

20

30

40

50

パフロードレイン 4 1 の表面とは略同一平面になっている。また、オーバーフロードレイン 4 1 は $n +$ 形半導体層 4 2 よりも深い位置まで基板 4 0 内に入り込んでいる。

【0065】

蓄積転送層 4 4 の表面には、絶縁膜 2 5 を介してゲート電極 2 2 a, 2 2 b が配置される。ゲート電極 2 2 a, 2 2 b は 1 個のフォトダイオード 2 1 に対して 2 個ずつ設けられ、垂直方向において 2 個のゲート電極 2 2 a, 2 2 b のうちの一方は他方よりも広幅に形成される。さらに、フォトダイオード 2 1 に光を入射させる部位を除いてイメージセンサ 5 の表面は遮光膜 2 6 により覆われる。これらの構造については第 3 実施形態に用いたイメージセンサ 5 と同様である。

【0066】

本実施形態の動作は第 3 実施形態と同様であって、図 1 2 の破線 L 2 に沿った電子のポテンシャルを示している図 1 3 および図 1 4 を図 8 および図 9 と比較すればわかるように、フォトダイオード 2 1 において生成された電荷を廃棄する電荷廃棄部が、第 3 実施形態では基板 2 0 であったのに対して本実施形態ではオーバーフロードレイン 4 1 である点のみ相違する。

【0067】

本実施形態においてイメージセンサ 5 として用いた横型オーバーフロードレインを備えるインターライン転送型 CCD のフォトダイオード 2 1 に用いる $n +$ 形半導体層 4 2 は、第 3 実施形態において用いた縦型オーバーフロードレインを備えるインターライン転送型 CCD のフォトダイオード 2 1 を構成する $n +$ 形半導体層 3 2 に比較すると深さ寸法を大きくとることが可能になる。つまり、縦型オーバーフロードレインを設ける場合にはフォトダイオード 2 1 を基板 2 0 の上に形成する必要があったのに対して、横型オーバーフロードレインを設ける場合には基板 4 0 がフォトダイオード 2 1 を形成する一方の半導体層になるから、全体の厚み寸法に対して深さ方向における $n +$ 形半導体層 4 2 の割合を大きくとることが可能になるのである。このように、フォトダイオード 2 1 を形成する $n +$ 形半導体層 4 2 の深さ寸法を大きくとることができるから、オーバーフロードレイン 4 1 がフォトダイオード 2 1 に並設されることによって受光面積が第 3 実施形態よりも減少するものの、第 3 実施形態と比較すると近赤外線に対する感度が高くなるという利点が生じる。他の構成および機能は第 3 実施形態と同様である。

【0068】

(第 6 実施形態)

本実施形態は、イメージセンサ 5 として、市場に供されている縦型オーバーフロードレインを備えるフレーム転送型 CCD を用いるものである。

【0069】

イメージセンサ 5 は、図 1 5 に示すように、光電変換部であるフォトダイオード 2 1 を水平方向と垂直方向とに複数個ずつ（図示例では 4×4 個）配列した 2 次元イメージセンサであって、垂直方向に配列したフォトダイオード 2 1 を垂直転送 CCD として機能させる撮像部 D 1 を備え、さらに光電変換機能を持たない垂直転送 CCD をフォトダイオード 2 1 の各列に垂直方向において連続して形成した蓄積部 D 2 を備える。また、蓄積部 D 2 における垂直転送 CCD の各列の下端に電荷取出部となる水平転送 CCD からなる水平転送部 2 3 を設けてある。本実施形態では、フォトダイオード 2 1 と垂直転送 CCD とがともに電荷を蓄積しかつ電荷を垂直方向に転送する機能を有するのであって、撮像部 D 1 と蓄積部 D 2 とが電荷蓄積部として機能する。

【0070】

各フォトダイオード 2 1 はそれぞれ垂直方向に配列された 3 個のゲート電極 2 1 a ~ 2 1 c を受光面に備え、蓄積部 D 2 における垂直転送 CCD の各列は各フォトダイオード 2 1 に設けた 3 個のゲート電極 2 1 a ~ 2 1 c と同様の配列を有する 3 個のゲート電極 2 8 a ~ 2 8 c を組にして備える。図示例では垂直方向の 1 列について 4 個のフォトダイオード 2 1 に対して 2 組 6 個のゲート電極 2 8 a ~ 2 8 c を設けてある。また、水平転送部 2 3 は、第 3 実施形態と同様に、蓄積部 D 2 の各列ごとに 2 個ずつのゲート電極 2 3 a, 2 3

10

20

30

40

50

bを備える。フォトダイオード21に設けたゲート電極21a、21b、21cは6相クロックV1～V6により6相で駆動され、ゲート電極28a～28eは3相クロックVV1～VV3により3相で駆動され、ゲート電極23a、23bは2相クロックVH1、VH2により2相で駆動される。水平転送部23では蓄積部D2から1水平ラインごとの信号電荷を取り出し、1水平ラインごとの信号電荷を外部に出力する。この種の駆動技術はCCDの分野において周知であるから、ここでは詳しく説明しない。

【0071】

撮像部D1と蓄積部D2と水平転送部23とは1枚の基板50上に形成され、基板50にはアルミニウム電極であるオーバーフロー電極24が絶縁膜を介さずに直接接触するように設けられる。つまり、基板50はオーバーフロードレインとして機能する。オーバーフロー電極24は、基板50の表面において撮像部D1と蓄積部D2と水平転送部23との全体を囲むように形成される。基板50の表面はフォトダイオード21に対応する部位を除いて遮光膜（図示せず）により覆われる。

10

【0072】

図16に基づいて1個のフォトダイオード21に関連する部分の構造を説明する。本実施形態では、基板50としてn形半導体を用い、基板50の主表面にはフォトダイオード21に対応する部位にp形半導体層51が形成され、p形半導体層51の主表面にはn形半導体からなるnウェル52が形成され、p形半導体層51とnウェル52とのpn接合によりフォトダイオード21が形成される。さらに、p形半導体層51とnウェル52とに跨る部位の表面にはSiO₂からなる絶縁膜53を介して上述した3個のゲート電極21a～21cが重ねられる。ゲート電極21a～21cはポリシリコンにより形成される。nウェル52は撮像部D1と蓄積部D2とに連続して形成されており、nウェル52において電荷の蓄積と転送とを行うようにしている。つまり、撮像部D1ではnウェル52において電荷の生成と蓄積と転送とを行い、蓄積部D2ではnウェル52において電荷の蓄積と転送とを行う。

20

【0073】

次に、上述したイメージセンサ5を駆動する技術について説明する。上述したイメージセンサ5では、フォトダイオード21に光が入射すればフォトダイオード21において電荷が生成される。ここで、ゲート電極21a～21cに適宜の電圧を印加しておけば、nウェル52に電荷蓄積部としてのポテンシャル井戸が形成され、生成された電荷をポテンシャル井戸に蓄積することができる。また、ゲート電極21a～21cに印加する電圧を制御することによって、ポテンシャル井戸の深さを変化させて電荷を転送することができる。つまり、ゲート電極21a～21cは蓄積用ゲートとして機能する。一方、オーバーフロー電極24に適宜の電圧Vsを印加すれば、フォトダイオード21で生成された電荷は基板50を通して廃棄されるから、オーバーフロー電極24への印加電圧および電圧を印加する時間を制御することによって、フォトダイオード21で生成された電荷のうちnウェル52のポテンシャル井戸に蓄積される信号電荷の割合を変化させることができる。つまり、オーバーフロー電極24（つまりは、基板20）に局発信号に相当する電圧を印加することによって、フォトダイオード21において生成した電荷のうち信号電荷とする割合を制御することができるのであって、第3実施形態と同様に電荷廃棄部である基板20が感度制御部として機能する。

30

40

【0074】

フォトダイオード21で生成された電荷がどのように移動するかを説明するために、図16中の破線L3に沿った電子のポテンシャルを図17に示す。図17における右部はフォトダイオード21に相当する領域、左部は基板50に相当する領域をそれぞれ示す。また、オーバーフロー電極24に電圧を印加していない状態では、フォトダイオード21（nウェル52）と基板50との間にはp形半導体層51によるポテンシャル障壁B3が形成され、フォトダイオード21（nウェル52）において基板50と対向していない部位はp形半導体層51によるポテンシャル障壁B4が形成され、フォトダイオード21により形成された電荷（電子e）が外部に漏れ出さないのである。ポテンシャル障壁B

50

3はオーバーフロー電極24への印加電圧に応じて高さを制御することができる。

【0075】

一方、ゲート電極21a～21cに電圧を印加することによりnウェル52に形成されるポテンシャル井戸に蓄積される電荷の量は、ゲート電極21a～21cへの印加電圧によって決まるポテンシャル井戸の深さによって決まる。つまり、3個のゲート電極21a～21cのうち中央のゲート電極21bに印加する電圧を両側のゲート電極21a、21cに印加する電圧よりも高くすると、図18(a)のように中央部がもっとも深くなったポテンシャル井戸が形成される。ここで、オーバーフロー電極24に適宜の電圧を印加することにより、基板50のポテンシャルをnウェル52よりも引き下げ、さらに、図19(a)～(c)のように、中央のゲート電極21bはポテンシャル障壁B3が残るように電圧を印加し、両側のゲート電極21a、21cはポテンシャル障壁B3が取り除かれるように電圧を印加すれば、各ゲート電極21a～21cに対応する領域のうち図19(b)に示す中央部で電子eがもっとも多く蓄積され、図19(a)(c)に示す両側部では電荷が基板50を通して廃棄されることになる。

10

【0076】

上述したように、オーバーフロー電極24に局発信号を与えることにより、フォトダイオード21において生成された電荷のうちnウェル52に形成されるポテンシャル井戸に蓄積する信号電荷の割合を調節することができる。つまり、局発信号により感度を制御することになり、ポテンシャル井戸に蓄積される信号電荷は、6相クロックV1～V6により規定される時間におけるビート信号の積分値A0～A3に相当する電荷量になる。ここで、中央のゲート電極21bに対応するポテンシャル井戸には、フォトダイオード21が電荷を生成している期間において、両側のゲート電極21a、21cで生成された電荷の一部が流れ込むから、ゲート電極21a、21cで生成された一部の電荷が雑音成分として混ざり込むことになる。また、4区間の積分値A0～A3のうちの1区間分が得られるたびに信号電荷を転送するから、信号電荷の転送中にフォトダイオード21で生成される電荷が積分値A0～A1に雑音成分として混入することになる。ただし、これらの雑音成分は積分によって平均化され、位相差 ψ を求める際の減算によってほぼ除去されるから、雑音成分の影響は小さくなる。つまり、フレーム転送型CCDを用いながらも精度よく位相差 ψ を求めることが可能になる。また、フレーム転送型CCDを用いることによって、インターライン型CCDに比較してフォトダイオード21の開口率を大きくとることができ、インターライン型CCDよりも高い感度を得られる。

20

30

【0077】

なお、上述の例では1個のフォトダイオード21に対して3個のゲート電極21a～21cを対応させているが、1個のフォトダイオード21に対応させるゲート電極の個数にはとくに制限はない。他の構成および動作は第3実施形態と同様である。

【0078】

(第7実施形態)

本実施形態は、第6実施形態と同様にフレーム転送型CCDを用いるものであるが、縦型オーバーフローラインではなく横型オーバーフローラインを設けている。

【0079】

本実施形態に用いるイメージセンサ5は、図20に示すように、垂直方向に配列したフォトダイオード21の各列の右側方にn形半導体からなるオーバーフローライン61を設けてある。図示例ではフォトダイオード21を水平方向に4個並べるとともに垂直方向に4個並べているから、オーバーフローライン61は4列であり、各オーバーフローライン61の上端同士は、左右方向に配置したアルミニウム電極であるオーバーフロー電極24を介して接続してある。撮像部D1と蓄積部D2と水平転送部23とは第6実施形態において用いたイメージセンサ5と同様の機能を有する。

40

【0080】

1個のフォトダイオード21に関連する部分を切り出した図21を用いてイメージセンサ5の構造を説明する。本実施形態ではp形半導体の基板60を用いており、基板60の主

50

表面には p 形半導体層 6 2 が形成され、この p 形半導体層 6 2 に n 形半導体からなる n ウェル 6 3 が形成され、p 形半導体層 6 2 と n ウェル 6 3 とによりフォトダイオード 2 1 が形成される。p 形半導体層 6 2 において n ウェル 6 3 に隣接する部位には p + 半導体からなる p + ウェル 6 4 が形成され、p + ウェル 6 4 の表面側に n 形半導体からなるオーバーフロードレイン 6 1 が形成される。このように基板 6 0 の導電形が異なる点、オーバーフロードレイン 6 1 を設けている点を除けば、イメージセンサ 5 の基本的な構造は第 6 実施形態と同様である。なお、第 3 実施形態に対する第 5 実施形態の関係と同様に、第 6 実施形態と比較すると近赤外線に対する感度が高くなる。

【0081】

本実施形態の動作は第 6 実施形態と同様であって、図 2 1 の破線 L 4 に沿った電子のポテンシャルを示している図 2 2 を図 1 7 と比較すればわかるように、フォトダイオード 2 1 において生成された電荷を廃棄する電荷廃棄部が、第 6 実施形態では基板 5 0 であったのに対して本実施形態ではオーバーフロードレイン 6 1 である点のみ相違する。ゲート電極 2 1 a ~ 2 1 c に電圧を印加することにより n ウェル 6 3 に形成されるポテンシャル井戸に蓄積される電荷の量は、ゲート電極 2 1 a ~ 2 1 c への印加電圧によって決まるポテンシャル井戸の深さによって決まる。つまり、3 個のゲート電極 2 1 a ~ 2 1 c のうち中央のゲート電極 2 1 b に印加する電圧を両側のゲート電極 2 1 a, 2 1 c に印加する電圧よりも高くすると、中央のゲート電極 2 1 b に対応するポテンシャル井戸がもっとも深くなる。ここで、オーバーフロー電極 2 4 に適宜の電圧が印加されてポテンシャル障壁 B 3 が引き下げられているとすれば、図 1 9 (a) ~ (c) のように、中央のゲート電極 2 1 b に対応するポテンシャル井戸に電荷を残し、両側のゲート電極 2 1 a, 2 1 c に対応する領域で生成された電荷はオーバーフロードレイン 6 1 に廃棄することが可能になる。他の構成および動作は第 6 実施形態と同様である。

【0082】

(第 8 実施形態)

第 6 実施形態および第 7 実施形態において説明したフレーム転送型 CCD をイメージセンサ 5 に用いる構成において、各フォトダイオード 2 1 には 3 個のゲート電極 2 1 a ~ 2 1 c を設ける例を示したが、上述のように 1 個のフォトダイオード 2 1 に設けるゲート電極の個数は 3 個に制限されるものではない。

【0083】

本実施形態では、1 個のフォトダイオード 2 1 に対して 4 個のゲート電極を設ける場合について説明する。図 2 4 において 1 ~ 4 の数字は各ゲート電極に対応しており、繰り返して表記している 1 ~ 4 の数字の 1 回の繰り返し周期が 1 個のフォトダイオード 2 1 の領域に対応する。図 2 4 (a) はフォトダイオード 2 1 で生成した電荷を蓄積する期間、図 2 4 (b) は不要な電荷を廃棄する期間を示している。さらに、閾値 T_{h1} はオーバーフロードレインのポテンシャルを示している。

【0084】

図 2 4 (a) に示すように、電荷を蓄積する期間においては、各フォトダイオード 2 1 で生成された電荷が混合されないように、ゲート電極 (1) には電圧を印加せずに隣合うフォトダイオード 2 1 の間にポテンシャル障壁を形成する。また、ゲート電極 (2) ~ (4) に印加する電圧を段階的に低くし、階段状のポテンシャル井戸を形成する。ここで、ゲート電極 (3) (4) に対応する部位のポテンシャルは閾値 T_{h1} よりも高くしておく。ゲート電極 (2) に対応する部位ではポテンシャル井戸がもっとも深く (ポテンシャルがもっとも低く) なり、このポテンシャルは閾値 T_{h1} よりも低いから、フォトダイオード 2 1 への光の照射により生成された電荷 (電子 e) は、主としてゲート電極 (2) に対応する部位に蓄積される。

【0085】

図 2 4 (b) に示すように、電荷を廃棄する期間においては、蓄積期間においてポテンシャルがもっとも低いゲート電極 (2) に対応する部位に蓄積された電荷が外部に漏出しないように、ゲート電極 (3) (4) に対応する部位のポテンシャルを引き上げる。この動

10

20

30

40

50

作によって、蓄積期間においてゲート電極（１）（３）（４）に対応して生成された電荷はゲート電極（２）に対応する部位とオーバーフロードレインとに分かれて流れる。したがって、電荷の蓄積期間と廃棄期間との比率を適宜に調節することにより、フォトダイオード２１で生成される電荷のうち廃棄電荷となる電荷の量を調節することができ、結果的に感度を調節することができる。他の構成および動作は第６実施形態または第７実施形態と同様である。

【００８６】

（第９実施形態）

本実施形態は、図２５に示すように、１個のフォトダイオード２１に対して６個のゲート電極を設けた例である。図２５において１～６の数字は書くゲート電極に対応している。図２４に示した例と同様に、図２５（ａ）は電荷を蓄積する期間、図２５（ｂ）は電荷を廃棄する期間を示している。

10

【００８７】

図２５（ａ）に示すように、電荷を蓄積する期間においては、各フォトダイオード２１で生成された電荷が混合されないように、ゲート電極（１）には電圧を印加せずに隣合うフォトダイオード２１の間にポテンシャル障壁を形成する。また、ゲート電極（２）～（６）のうちゲート電極（４）に対応する部位のポテンシャルをもっとも低くし、残りのゲート電極（２）（３）（５）（６）に対応する部位のポテンシャルは段階的に高くする。また、ゲート電極（２）（３）（５）（６）に対応する部位のポテンシャルはオーバーフロードレインのポテンシャルである閾値 T_h2 よりも高くしておく。ゲート電極（４）に対応する部位ではポテンシャルがもっとも低くなり、このポテンシャルは閾値 T_h2 よりも低いから、フォトダイオード２１への光の照射により生成された電荷（電子 e ）は、主としてゲート電極（４）に対応する部位に蓄積される。

20

【００８８】

図２５（ｂ）に示すように、電荷を廃棄する期間においては、蓄積期間においてポテンシャルがもっとも低いゲート電極（４）に対応する部位に蓄積された電荷が外部に漏出しないように、ゲート電極（２）（３）（５）（６）に対応する部位のポテンシャルを引き上げる。この動作によって、蓄積期間においてゲート電極（１）（２）（３）（５）（６）に対応して生成された電荷はゲート電極（４）に対応する部位とオーバーフロードレインとに分かれて流れる。したがって、本実施形態でも第８実施形態と同様に、電荷の蓄積期間と廃棄期間との比率を適宜に調節することにより、フォトダイオード２１で生成される電荷のうち廃棄電荷となる電荷の量を調節することができ、結果的に感度を調節することができる。他の構成および動作は第６実施形態または第７実施形態と同様である。

30

【００８９】

（第１０実施形態）

上述したように、フレーム転送型ＣＣＤを用いると、積分値 $A_0 \sim A_3$ を求める期間以外にフォトダイオード２１で生成された電荷が雑音成分として信号電荷に混入する。このような雑音成分は略一定であり、かつ積分値 $A_0 \sim A_3$ を求める期間において電荷を蓄積することによって平均化されるから、位相差を求めることができる程度には雑音成分を除去することが可能である。しかしながら、雑音成分があると S/N 比が低下するから、電荷の蓄積や転送に関連する部位ではダイナミックレンジを大きくとることが要求され、結果的に高コストになる。

40

【００９０】

そこで、本実施形態では、図２６に示すように、フォトダイオード２１のうち信号電荷を蓄積する領域付近と電荷の生成に関与しない領域とに遮光膜６５を設けている。図示例は第９実施形態のように１個のフォトダイオード２１に対して６個のゲート電極を設けた場合の構成例であって、具体的には、ゲート電極（１）（３）～（５）に対応する部位に遮光膜６５を設けることによって、フォトダイオード２１のうちゲート電極（２）（６）に対応する部位でのみ電荷（電子 e ）を生成するようにしている。この構成によって、主としてゲート電極（２）（６）に対応する部位で電荷の生成が行われ、ゲート電極（４）が

50

電荷の生成にはほとんど寄与しなくなる。つまり、ゲート電極(4)において雑音成分が生成されず、遮光膜65を形成していない場合に比較するとS/N比を向上させることが可能になる。他の構成および機能は第9実施形態と同様である。

【0091】

上述した各実施形態では、4区間の積分値A0～A3のうちの1区間分を求めるたびに電荷を取り出す構成を採用していたが、以下に説明するイメージセンサ5は、同時に複数区間の積分値A0～A3を求めることを可能にしたものである。

【0092】

(第11実施形態)

本実施形態は、図20に示した横型オーバーフロードレインを備えるフレーム転送型CCDの一部構成を変更したイメージセンサ5を用いる。すなわち、図27に示すように、各フォトダイオード21ごとにオーバーフロードレイン61a, 61bを設けた構成を採用し、各フォトダイオード21で生成した電荷を個別に廃棄することを可能としている。この構成では、各オーバーフロードレイン61a, 61bに局発信号を与えることによって、フォトダイオード21で生成された電荷のうち電荷蓄積部であるポテンシャル井戸に移動する信号電荷の割合を調節する。ただし、本実施形態では、各オーバーフロードレイン61a, 61bのうち、信号電荷を転送する方向において隣接する各一对のオーバーフロードレイン61a, 61bに与える局発信号 $\phi 1$, $\phi 2$ は同周波数で互いに逆位相とする。同周波数かつ互いに逆位相の局発信号 $\phi 1$, $\phi 2$ を用いることによって、図28(a)(b)に示すように、局発信号 $\phi 1$, $\phi 2$ にそれぞれ対応するビート信号も互いに逆位相になる。つまり、隣接する各一对のフォトダイオード21により1画素を構成するものとして2個ずつのフォトダイオード21を組にして上述の制御を行うと、組になる2個のフォトダイオード21に対応する各電荷蓄積部には互いに逆位相のビート信号に相当する電荷が蓄積されることになる。

【0093】

このような互いに逆位相のビート信号をそれぞれ積分すれば、位相差 ψ を求めるのに必要な4区間の積分値A0～A3のうちの2区間分を同時に蓄積することが可能になる。つまり、積分値A0と積分値A1とを同時に蓄積し、積分値A2と積分値A3とを同時に蓄積することが可能になる。

【0094】

本実施形態の構成では、信号電荷に対して目的外の電荷が混在するから雑音成分が生じるものの、雑音成分は信号電荷の量に比較すると少なく、また信号電荷に対して略一定の割合で混在するから、位相差 ψ を求める際には雑音成分の影響は低減される。他の構成および動作は第7実施形態と同様である。

【0095】

(第12実施形態)

第11実施形態では、フレーム転送型CCDを用いているが、図29に示すように、横型オーバーフロードレインを用いたインターライン転送型CCDを用いることによっても同様の動作が可能である。つまり、図11に示した第5実施形態の構成において、各フォトダイオード21ごとにオーバーフロードレイン41a, 41bを分割して設けた構成のイメージセンサ5を用い、さらに垂直転送部22においては、各フォトダイオード21ごとに3個ずつのゲート電極22a～22cを設ければよい。この構成のイメージセンサ5において、1画素を垂直方向において隣接する各一对のフォトダイオード21により構成し、1画素を構成して組になる2個のフォトダイオードに対応したオーバーフロードレイン41a, 41bに対して同周波数かつ互いに逆位相の局発信号 $\phi 1$, $\phi 2$ を与え、また各ゲート電極22a～22bについては、第11実施形態におけるゲート電極(1)～(6)と同様に6相クロックで駆動すれば、積分値A0～A3を2区間分ずつ求めることが可能になる。他の構成および動作は第11実施形態と同様である。

【0096】

第11実施形態ではオーバーフロードレイン61a, 61bごとに3個ずつのゲート電極

21a～21cを対応付け、第12実施形態ではオーバフロートレイン41a, 41bごとに3個ずつのゲート電極22a～22cを対応付けているが、それぞれ4個以上設けるようにしてもよい。また、互いに逆相の局発信号 $\phi 1$, $\phi 2$ を異なるオーバフロートレインに与える構成を採用しているが、たとえば90度ずつ位相の異なる局発信号を互いに異なるオーバフロートレインに与える構成とすれば、4区間の積分値A0～A3を同時に求めることも可能である。

【0097】

第11実施形態および第12実施形態においてはオーバフロートレインに逆位相の局発信号 $\phi 1$, $\phi 2$ を与えているが、ゲート電極21a～21c, 22a～22cにおいて逆位相の局発信号 $\phi 1$, $\phi 2$ を与えたり、オーバフロートレインとゲート電極21a～21c, 22a～22cとの両方に逆位相の局発信号 $\phi 1$, $\phi 2$ を与える構成も可能である。

10

【0098】

上述した各実施形態では、インターライン転送型CCDあるいはフレーム転送型CCDを用いる例を示したが、図30に示すように、図15に示したフレーム転送型CCDの撮像部D1をインターライン転送型CCDのフォトダイオード21と垂直転送部22とに置換した構成のフレームインターライン転送CCDを用いることも可能である。この構成のイメージセンサ5は、フレーム転送型CCDに比較するとスミアの発生を抑制することができる。

【0099】

また、上述した各実施形態において用いたイメージセンサ5は、2次元配列であることを想定しているが、1次元配列であってもよく、また第1実施形態では光電変換部3を1個設けるだけでもよい。また、評価部を距離演算部9に含む例を説明したが、評価部は必ずしも距離を求めるものに限らず、位相差 ϕ のみを求める構成や積分値A0～A3に基づいて空間に関する他の情報を評価するものであってもよい。

20

【0100】

【発明の効果】

請求項1の発明は、空間に照射されている強度変調された光の発光周波数よりも低周波であるビート信号の積分値を用いて空間に関する情報を評価するから、受光側において素子の応答に高速性が要求されずに比較的安価な素子を用いることが可能になる。たとえば、空間に関する情報を評価するために時間計測を行うとすれば、発光周波数よりも低周波であるビート信号に対して時間計測を行えばよいから、周波数変換を行わずに場合に比較すると時間計測を低精度で行うことが可能になるという効果がある。さらに、ビート信号の積分値を用いて空間に関する情報を評価するから、発光源を駆動する信号波形の歪や空間への外光量の時間変化に伴う歪などによって光電変換部で受光した光の波形に歪みが生じたとしても、評価に用いる積分値にはほとんど影響がなく、空間情報の検出精度が波形形状に依存している従来構成に比較して高い精度で空間情報を検出することが可能になるという効果がある。

30

【0101】

請求項2の発明は、発光源から照射した光と光電変換部で受光した光との位相差を求めるから、空間情報として位相差によって表される情報、たとえば物体までの距離や空間に存在する物体の反射による受光量の変化などを求めることが可能になる。しかも、ビート信号から求めた複数の積分値を位相差に換算するから、発光側との同期が不要であり、簡単な構成で距離を求めることが可能になる。

40

【0102】

請求項3の発明は、光電変換部と積分器との間で電荷の受け渡しを行うスイッチ部を用いて周波数変換を行うから、積分する情報を選択するためのスイッチ部を周波数変換に兼用することになり、簡単な構成で目的を達成することができる。

【0103】

請求項4の発明は、ビート信号を得るために受光側の感度を局発周波数で制御するから、局発周波数の信号を与えて感度調節が可能である受光素子を光電変換部に用いることで容

50

易に実現することができる。

【0104】

請求項5の発明は、発光源から照射した光と光電変換部で受光した光との位相差を求めるから、空間情報として位相差によって表される情報、たとえば物体までの距離や空間に存在する物体の反射による受光量の変化などを求めることが可能になる。しかも、ビート信号の複数区間でそれぞれ蓄積した複数の信号電荷を位相差に換算するから、発光側との同期が不要であり、簡単な構成で距離を求めることが可能になる。

【0105】

請求項6の発明は、周波数変換に際して光電変換部から電荷蓄積部への電荷の通過量を制御するから実現が容易である。

【0106】

請求項7の発明は、周波数変換に際して光電変換部から電荷蓄積部に渡される電荷の割合を調節するために、光電変換部から廃棄される電荷の量を調節するから、周波数変換を行うために電荷廃棄部を制御するタイミングと電荷を電荷蓄積部に蓄積するタイミングとを独立して制御することができ、信号電荷への雑音成分の混入を少なくすることができる。

【0107】

請求項8の発明では、周波数変換に際して、光電変換部から電荷蓄積部への電荷の通過量を制御するとともに、光電変換部から廃棄される電荷の量を調節するから、周波数変換と信号電荷の蓄積とを同時に行いながらも不要電荷の廃棄を制御することができる。

【0108】

請求項9の発明は、請求項4の発明と同様の目的を達成するために、オーバーフローレインを備える汎用設計のインターライン転送型のCCDイメージセンサを用いることができるから、特別な素子や特別な回路を用いることなく容易に実現することができる。

【0109】

請求項10の発明は、請求項4の発明と同様の目的を達成するために、オーバーフローレインを備える汎用設計のフレーム転送型のCCDイメージセンサを用いることができるから、特別な素子や特別な回路を用いることなく容易に実現することができる。

【0110】

請求項11の発明は、光電変換部のうち信号電荷を蓄積する領域付近と電荷の生成に関与しない領域とに遮光膜を設けているから、光電変換部において雑音成分が生成されず、S/N比を向上させることができる。

【0111】

請求項12の発明では、周波数変換に際してCCDイメージセンサのゲート電極に印加する電圧を局発周波数で変調すればよいから実現が容易である。

【0112】

請求項13の発明では、周波数変換に際してCCDイメージセンサのオーバーフローレインを局発周波数で変調すればよいから、電荷蓄積部に信号電荷を蓄積するタイミングとは独立して周波数変換を行うことができ、信号電荷への雑音成分の混入を少なくすることができる。

【0113】

請求項14の発明では、周波数変換に際して、CCDイメージセンサのゲート電極に印加する電圧とオーバーフローレインを制御する外部信号とを局発周波数で変調するから、周波数変換と信号電荷の蓄積とを同時に行いながらも不要電荷の廃棄を制御することができる。

【0114】

請求項15、16、18の発明は、同じ光を受光する複数の光電変換部を組にして用い、組になる複数の光電変換部にそれぞれ対応する感度制御部を同じ局発周波数かつ互いに異なる位相で変調することにより、組になる複数の光電変換部に対応して得られたビート信号の異なる位相に対応する信号電荷を一度に取り出すから、ビート信号の複数の位相に対応した信号電荷を短時間で得ることができ、空間に関する情報を応答性よく検出す

10

20

30

40

50

ることが可能になる。さらに、ビート信号に同期させて取り出した信号電荷を用いて空間に関する情報を評価するから、取り出した信号電荷は発光周波数の複数周期分の信号電荷を積算したものに相当し、発光源を駆動する信号波形の歪や空間への外光量の時間変化に伴う歪などによって光電変換部で受光した光の波形に歪みが生じたとしても、評価に用いる積分値にはほとんど影響がなく、空間情報の検出精度が波形形状に依存している従来構成に比較して高い精度で空間情報を検出することが可能になるという効果がある。

【0115】

請求項16の発明は、発光源から照射した光と光電変換部で受光した光との位相差を求めるから、空間情報として位相差によって表される情報、たとえば物体までの距離や空間に存在する物体の反射による受光量の変化などを求めることが可能になる。しかも、ビート信号の複数区間でそれぞれ蓄積した複数の信号電荷を位相差に換算するから、発光側との同期が不要であり、簡単な構成で距離を求めることが可能になる。

10

【0116】

請求項19の発明は、位相差を距離に換算するから、上述した各請求項の効果を持つ測距装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態を示すブロック図である。

【図2】同上の動作説明図である。

【図3】第2実施形態に用いるイメージセンサの構成例を示す概略構成図である。

【図4】同上に用いるイメージセンサの構成例を示す概略構成図である。

20

【図5】第3実施形態に用いるイメージセンサを示す平面図である。

【図6】同上の要部分解斜視図である。

【図7】図6、図11のA-A線断面図である。

【図8】同上の動作説明図である。

【図9】同上の動作説明図である。

【図10】第4実施形態の動作説明図である。

【図11】第5実施形態に用いるイメージセンサを示す平面図である。

【図12】同上の要部分解斜視図である。

【図13】同上の動作説明図である。

【図14】同上の動作説明図である。

30

【図15】第6実施形態に用いるイメージセンサを示す平面図である。

【図16】同上の要部斜視図である。

【図17】同上の動作説明図である。

【図18】同上の動作説明図である。

【図19】同上の動作説明図である。

【図20】第7実施形態に用いるイメージセンサを示す平面図である。

【図21】同上の要部斜視図である。

【図22】同上の動作説明図である。

【図23】同上の動作説明図である。

【図24】第8実施形態を示す動作説明図である。

40

【図25】第9実施形態を示す動作説明図である。

【図26】第10実施形態を示す動作説明図である。

【図27】第11実施形態を示す要部斜視図である。

【図28】同上の動作説明図である。

【図29】第12実施形態に用いるイメージセンサを示す平面図である。

【図30】本発明の他の構成例に用いるイメージセンサを示す平面図である。

【図31】従来例を示す動作説明図である。

【符号の説明】

- 1 発光源
- 2 発光制御部

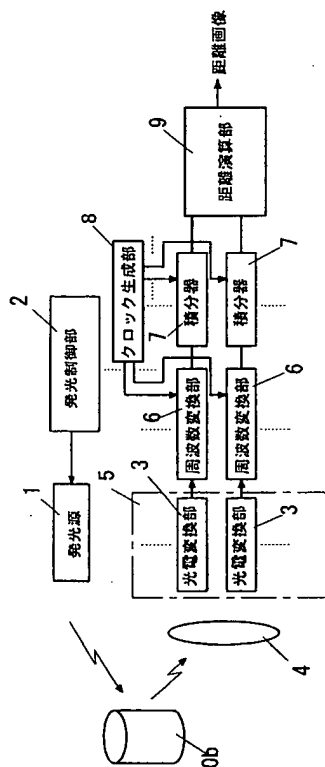
50

- | | |
|---------------|-------------|
| 3 | 光電変換部 |
| 4 | 受光レンズ |
| 5 | イメージセンサ |
| 6 | 周波数変換部 |
| 6 a | 蓄積用ゲート部 |
| 7 | 積分器 |
| 8 | クロック生成部 |
| 9 | 距離演算部 |
| 2 1 | フォトダイオード |
| 2 1 a ~ 2 1 c | ゲート電極 |
| 2 2 | 垂直転送部 |
| 2 2 a ~ 2 2 c | ゲート電極 |
| 2 3 | 水平転送部 |
| 2 4 | オーバーフロー電極 |
| 4 0 | 基板 |
| 4 1 | オーバーフロードレイン |
| 5 0 | 基板 |
| 6 0 | 基板 |
| 6 1 | オーバーフロードレイン |
| S h | 半導体スイッチ |
| S v | 半導体スイッチ |

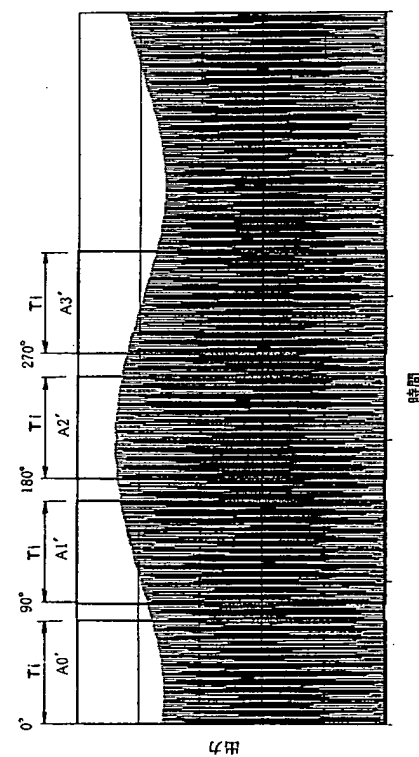
10

20

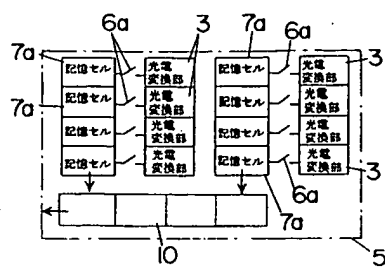
【图 1】



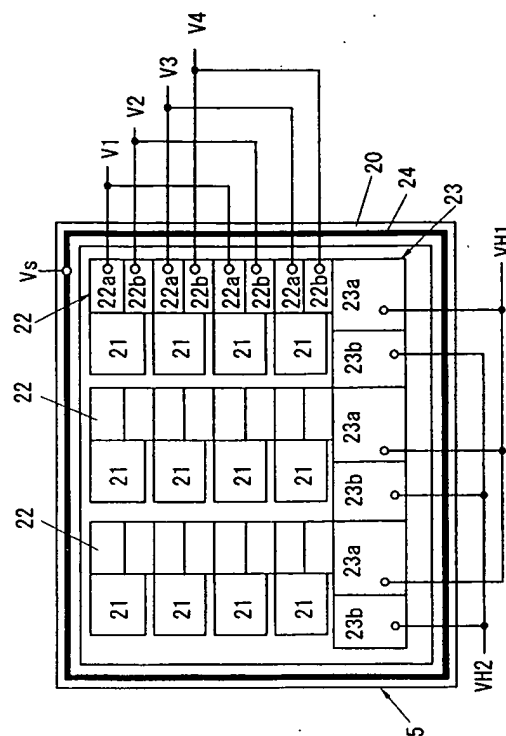
【図 2】



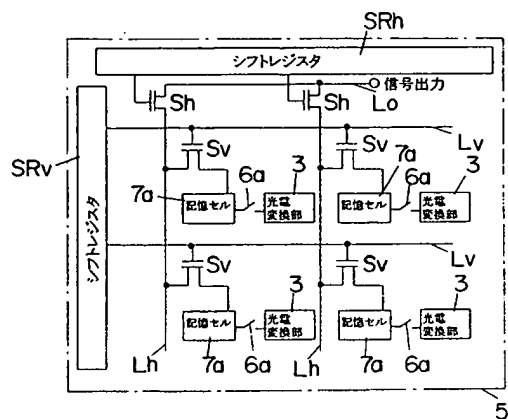
【図 3】



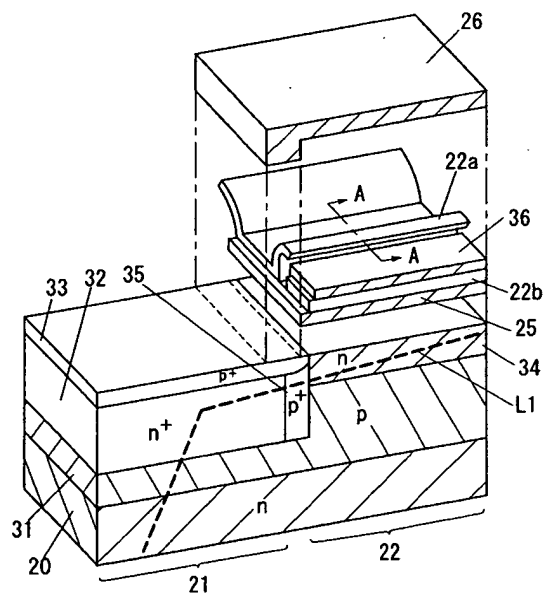
【図 5】



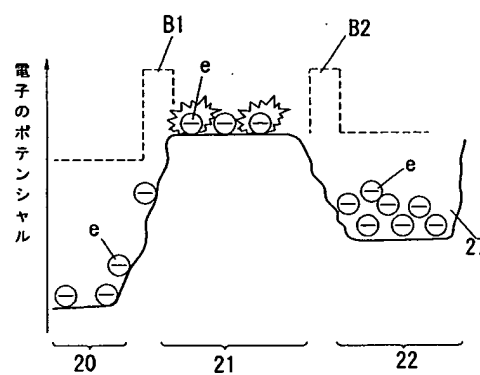
【図 4】



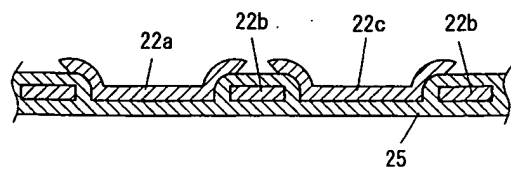
【図 6】



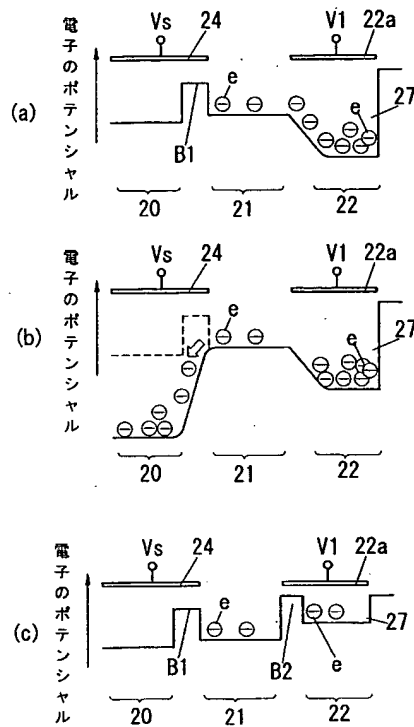
【図 8】



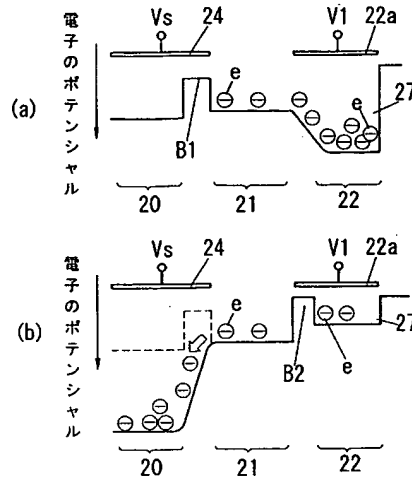
【図 7】



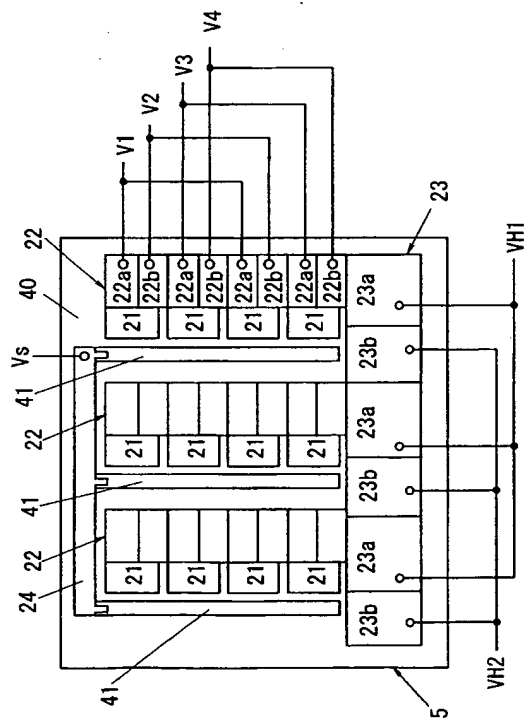
【図 9】



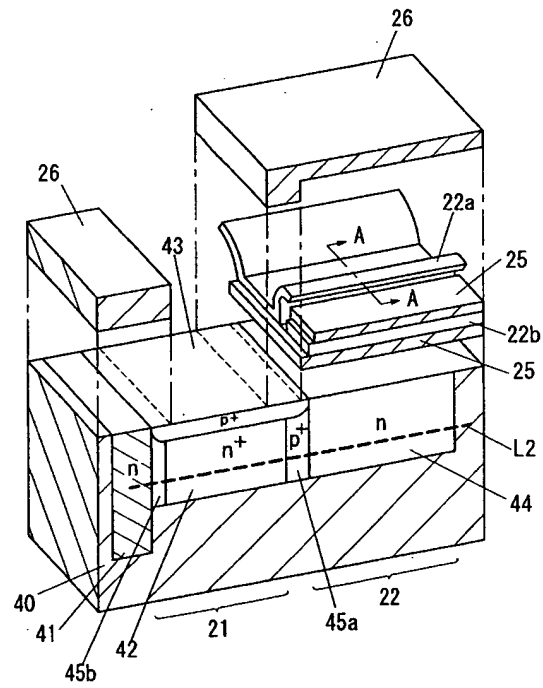
【図 10】



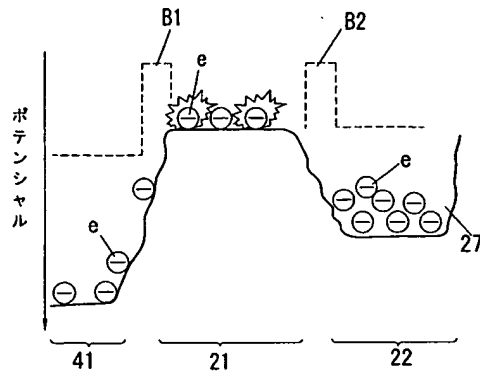
【図 11】



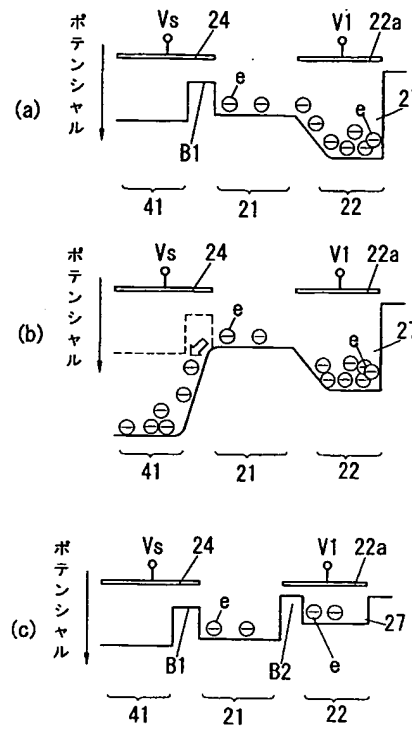
【図 12】



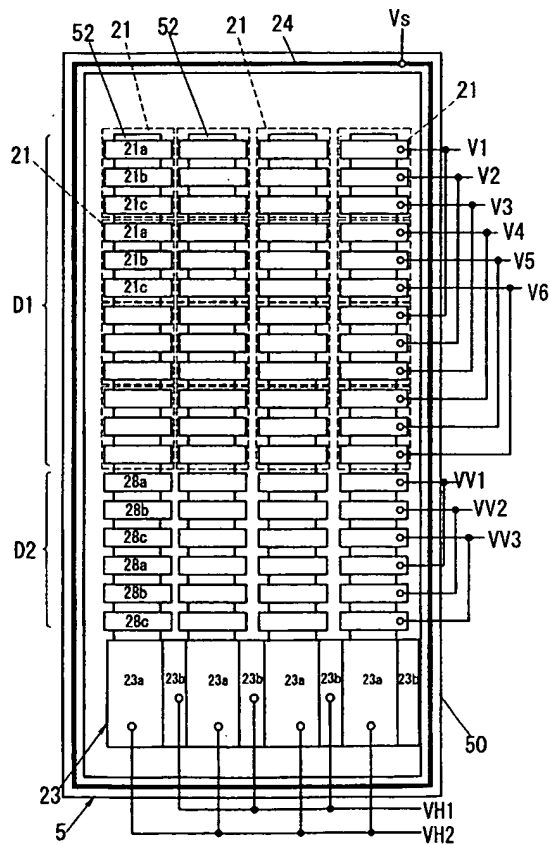
【図 1 3】



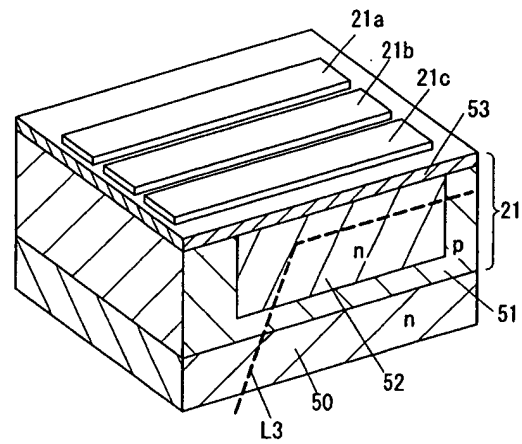
【図 1 4】



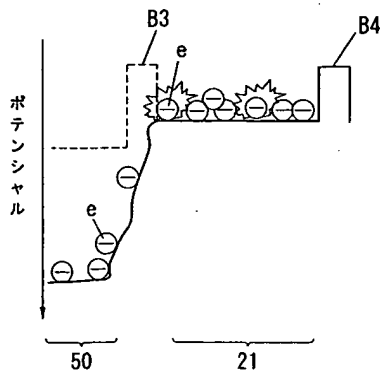
【図 1 5】



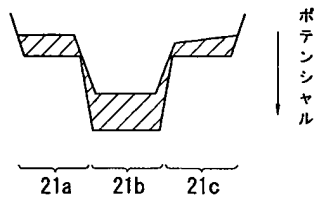
【図 1 6】



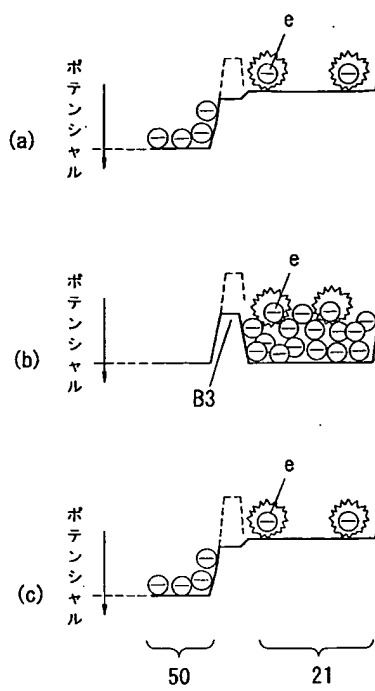
【図 17】



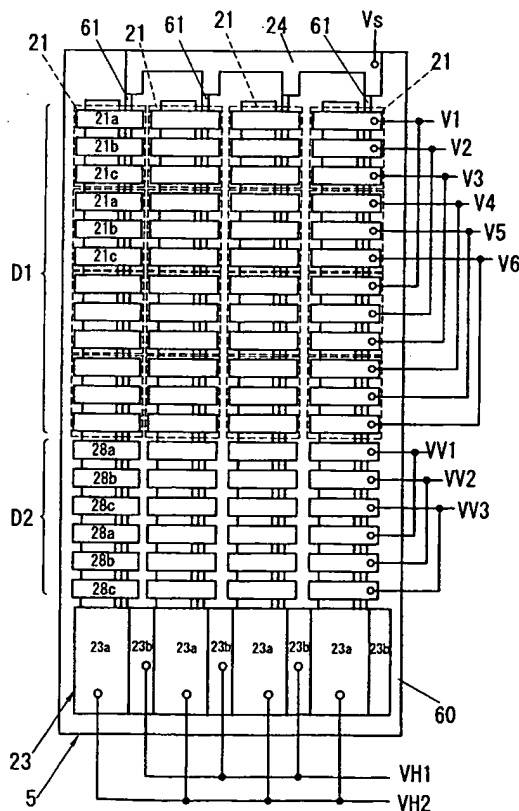
【図 18】



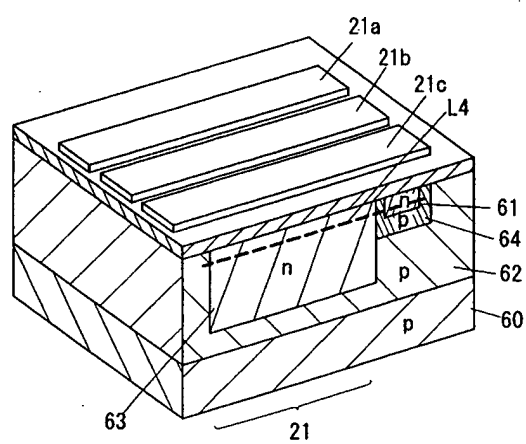
【図 19】



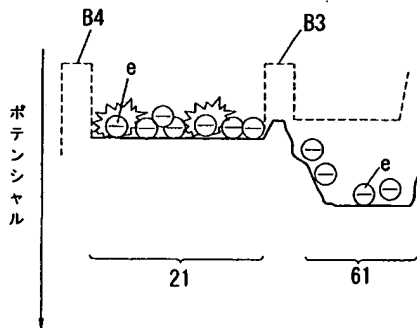
【図 20】



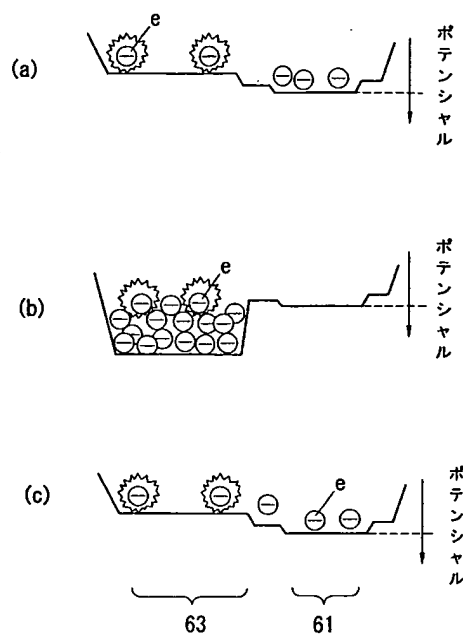
【図 21】



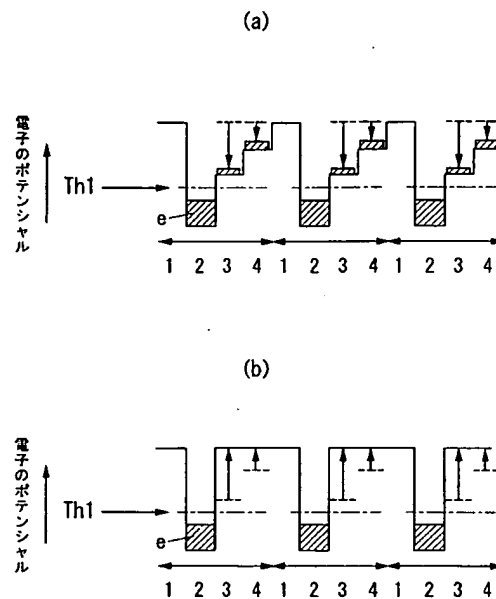
【図 22】



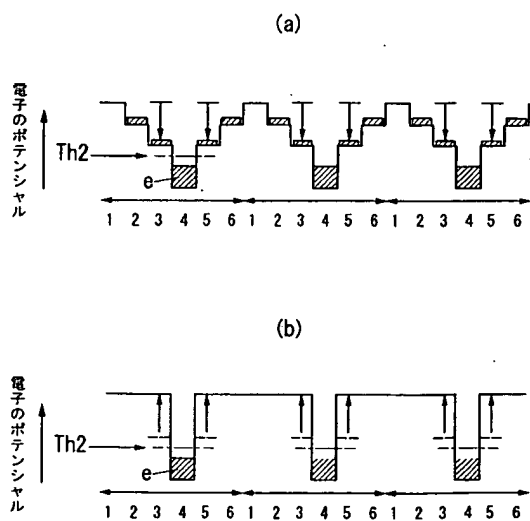
【図 2 3】



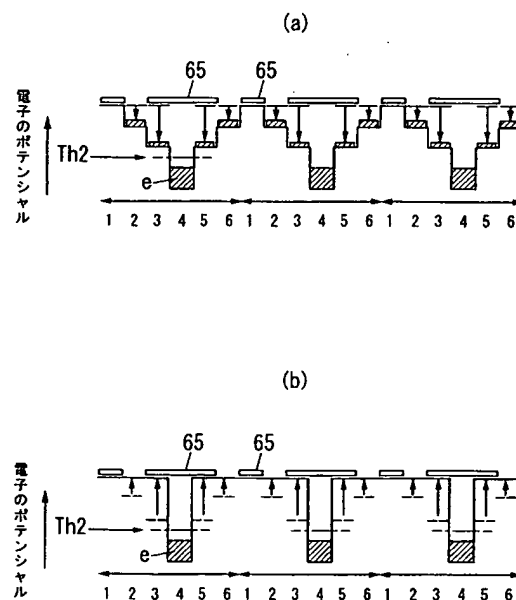
【図 2 4】



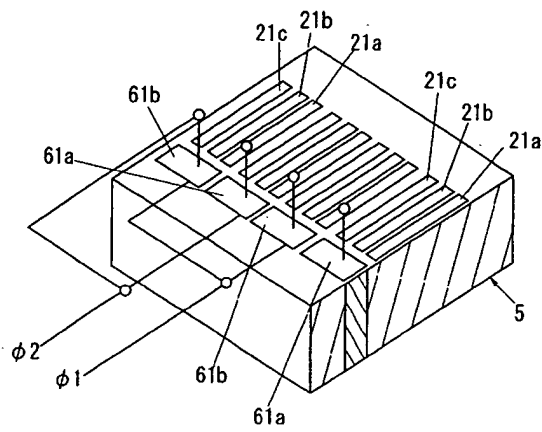
【図 2 5】



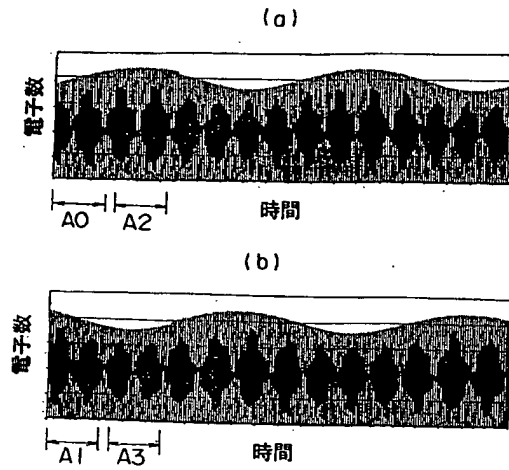
【図 2 6】



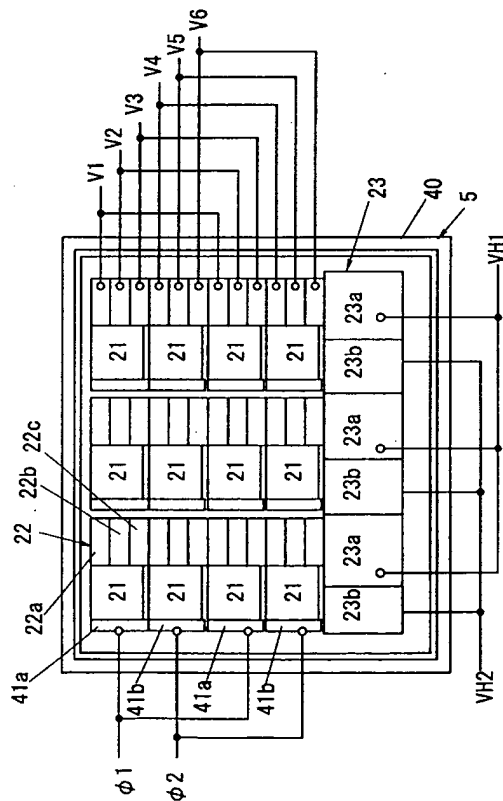
【図 27】



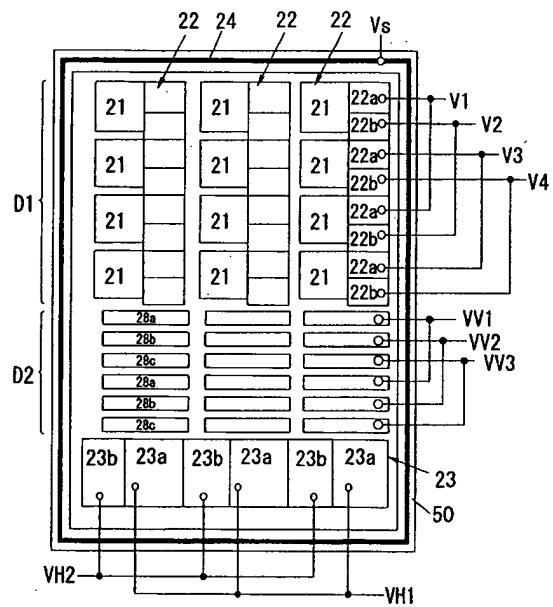
【図 28】



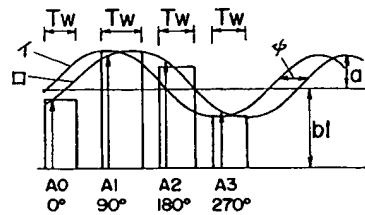
【図 29】



【図 30】



【図 3 1】



【手続補正書】

【提出日】平成15年8月18日(2003.8.18)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項1

【補正方法】変更

【補正の内容】

【請求項1】

所定の発光周波数で強度変調された光が照射されている空間からの光を受光し受光強度に対応する電気出力を生成する光電変換部と、発光周波数とは異なる規定の局発周波数の局発信号を出力する局部発振回路と、前記電気出力に局発信号を混合することにより光電変換部から出力される電気出力を発光周波数よりも低周波数であるビート信号に周波数変換する感度制御部と、ビート信号を規定のタイミングで積分する積分器と、積分器の出力により前記空間に関する情報を評価する評価部とを備えることを特徴とする強度変調光を用いた空間情報の検出装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正の内容】

【0010】

【課題を解決するための手段】

請求項1の発明は、所定の発光周波数で強度変調された光が照射されている空間からの光を受光し受光強度に対応する電気出力を生成する光電変換部と、発光周波数とは異なる規定の局発周波数の局発信号を出力する局部発振回路と、前記電気出力に混合することによ

り光電変換部から出力される電気出力を発光周波数よりも低周波数であるビート信号に周波数変換する感度制御部と、ビート信号を規定のタイミングで積分する積分器と、積分器の出力により前記空間に関する情報を評価する評価部とを備えることを特徴とする。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0033

【補正方法】変更

【補正の内容】

【0033】

物体 0 b までの距離が時間経過とともに変化しなければ、ビート信号の位相は、発光源 1 から放射された光の位相と、局部発振回路から出力される局発信号の位相と、光電変換部 3 から出力される受光信号の位相との関係によって決定される。すなわち、発光周波数に相当する角周波数を $\omega 1$ とし、発光源 1 から放射された光の位相と受光信号の位相との位相差を ψ とすれば、受光信号の信号強度 $Y 1$ は次式で表される。ただし、 $a 1$ 、 $b 1$ は定数であって、 $a 1$ は受光信号の振幅に相当し、 $b 1$ は暗電流や外光（時間変化は無視する）に相当する。

$$Y 1 = b 1 + a 1 \cdot \cos (\omega 1 \cdot t + \psi)$$

また、局発信号の角周波数を $\omega 2$ とすれば、局発信号の信号強度 $Y 2$ は次式で表される。ただし、 $a 2$ 、 $b 2$ は定数であって、 $a 2$ は局発信号の振幅に相当し、 $b 2$ は直流バイアスに相当する。

$$Y 2 = b 2 + a 2 \cdot \cos (\omega 2 \cdot t)$$

ここで、受光信号と局発信号とを混合した信号は $(Y 1 \cdot Y 2)$ になるから、発光周波数と局発信号の周波数との周波数差に相当する包絡線成分を持つビート信号が得られ、かつ包絡線成分の位相には位相差 ψ がそのまま反映されることになる。言い換えると、受光信号における位相差 ψ に相当する時間に対してビート信号における位相差 ψ に相当する時間は、（ビート信号の周期）／（変調周期）倍になる。したがって、発光周波数と局発信号の周波数との周波数差を比較的小さくすれば、従来構成に比較して位相差 ψ に相当する時間を大幅に引き延ばすことができる。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0034

【補正方法】変更

【補正の内容】

【0034】

ビート信号から位相差 ψ を求めるには、従来技術において用いていた発光源 1 からの光の変調周期内の受光強度に代えて、図 2 に示すように、ビート信号の 1 周期内での受光強度を用いればよい。つまり、位相の間隔が既知である複数回のタイミングでビート信号について一定の積分期間 $T i$ ごとの積分値を求め、ビート信号の 1 周期内で求めた複数個の積分値を用いて位相差 ψ を求める。図示例では、ビート信号の 1 周期内において 90° ずつの位相の間隔のタイミング（たとえば、 0° 、 90° 、 180° 、 270° のタイミング）で積分値 $A 0'$ 、 $A 1'$ 、 $A 2'$ 、 $A 3'$ を求めている。求めた積分値 $A 0'$ 、 $A 1'$ 、 $A 2'$ 、 $A 3'$ を従来技術と同様に次式に代入すれば位相差 ψ が得られる。

$$\psi = \arctan \{ (A 3' - A 1') / (A 0' - A 2') \}$$

上述のようにビート信号の 1 周期内の複数個の積分値を用いて位相差 ψ を求めるから、発光周波数および局発周波数を実質的に周波数誤差が生じないように管理すれば、発光源 1 から放射した光と同期させることなく局発信号を生成しても位相差 ψ を求めることができる。つまり、図 1 に示すように、周波数変換部 6 から出力されたビート信号は積分器 7 に入力され、積分器 7 での積分のタイミングおよび積分期間 $T i$ を決めるためにクロック生成部 8 から出力されるクロック信号に同期してビート信号の $1/4$ 周期毎に積分され、ビート信号の $1/4$ 周期毎の積分信号が距離演算部 9 に入力される。距離演算部 9 は積分器

7 からビート信号の $1/4$ 周期毎に入力される積分値から位相差 ψ を求める評価部を含み、評価部は求めた位相差 ψ を物体 O b までの距離に換算する。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0057

【補正方法】変更

【補正の内容】

【0057】

垂直転送部 22 に蓄積された信号電荷を読み出すには、図 9 (c) のように、ポテンシャル障壁 B 2 が生じるように、ゲート電極 22 a に印加する電圧を引き下げる。このように、ポテンシャル障壁 B 2 を形成することによって、フォトダイオード 21 から垂直転送部 22 への電荷の流入を防止し、かつ垂直転送部 22 からフォトダイオード 21 への電荷の流出を防止する。この状態で、ゲート電極 22 a, 22 b に 4 相クロック V1 ~ V4 を与えると同時に、ゲート電極 23 a, 23 b に 2 相クロック VH1, VH2 を与えることによって垂直転送部 22 に蓄積された信号電荷を読み出すことができる。垂直転送部 22 に蓄積された信号電荷は、上述した 4 区間の積分値 $A0' \sim A3'$ のうちの各 1 区間の積分値が求められるたびに読み出される。たとえば、積分値 $A0'$ に相当する信号電荷が各フォトダイオード 21 に対応して形成されるポテンシャル井戸 27 に蓄積されると信号電荷を読み出し、次に積分値 $A1'$ に相当する信号電荷がポテンシャル井戸 27 に蓄積されると再び信号電荷を読み出すという動作を繰り返す。なお、各積分値 $A0' \sim A3'$ を蓄積する期間（つまり、クロック信号の個数）は等しく設定しておくのはもちろんのことである。また、各積分値 $A0' \sim A3'$ を読み出す順序は上述の例に限定されるものではなく、積分値 $A0'$ の次に積分値 $A2'$ を求めるなどとしてもよい。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0061

【補正方法】変更

【補正の内容】

【0061】

本実施形態では、上述した図 10 (a) (b) の状態を交互に繰り返すのであって、信号電荷と廃棄電荷との割合つまり感度は、ゲート電極 22 a とオーバーフロー電極 24 とに印加する電圧の大小関係と時間の比率とによって決まる。上述のように本実施形態では、ゲート電極 22 a に対応する領域に信号電荷の積分値 $A0' \sim A3'$ を蓄積することができないから、ゲート電極 22 b に対応する領域に積分値 $A0 \sim A3'$ を蓄積することになる。他の構成および動作は第 2 実施形態と同様である。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0076

【補正方法】変更

【補正の内容】

【0076】

上述したように、オーバーフロー電極 24 に局発信号を与えることにより、フォトダイオード 21 において生成された電荷のうち n ウェル 52 に形成されるポテンシャル井戸に蓄積する信号電荷の割合を調節することができる。つまり、局発信号により感度を制御することになり、ポテンシャル井戸に蓄積される信号電荷は、6 相クロック V1 ~ V6 により規定される時間におけるビート信号の積分値 $A0' \sim A3'$ に相当する電荷量になる。ここで、中央のゲート電極 21 b に対応するポテンシャル井戸には、フォトダイオード 21 が電荷を生成している期間において、両側のゲート電極 21 a, 21 c で生成された電荷の一部が流れ込むから、ゲート電極 21 a, 21 c で生成された一部の電荷が雑音成分として混ざり込むことになる。また、4 区間の積分値 $A0' \sim A3'$ のうちの 1 区間分が得ら

れるたびに信号電荷を転送するから、信号電荷の転送中にフォトダイオード21で生成される電荷が積分値 $A0' \sim A3'$ に雑音成分として混入することになる。ただし、これらの雑音成分は積分によって平均化され、位相差 ψ を求める際の減算によってほぼ除去されるから、雑音成分の影響は小さくなる。つまり、フレーム転送型CCDを用いながらも精度よく位相差 ψ を求めることが可能になる。また、フレーム転送型CCDを用いることによって、インターライン型CCDに比較してフォトダイオード21の開口率を大きくとることができ、インターライン型CCDよりも高い感度を得られる。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0089

【補正方法】変更

【補正の内容】

【0089】

(第10実施形態)

上述したように、フレーム転送型CCDを用いると、積分値 $A0' \sim A3'$ を求める期間以外にフォトダイオード21で生成された電荷が雑音成分として信号電荷に混入する。このような雑音成分は略一定であり、かつ積分値 $A0' \sim A3'$ を求める期間において電荷を蓄積することによって平均化されるから、位相差を求めることができる程度には雑音成分を除去することが可能である。しかしながら、雑音成分があるとS/N比が低下するから、電荷の蓄積や転送に関連する部位ではダイナミックレンジを大きくとることが要求され、結果的に高コストになる。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0091

【補正方法】変更

【補正の内容】

【0091】

上述した各実施形態では、4区間の積分値 $A0' \sim A3'$ のうちの1区間分を求めるたびに電荷を取り出す構成を採用していたが、以下に説明するイメージセンサ5は、同時に複数区間分の積分値 $A0' \sim A3'$ を求めることを可能にしたものである。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0093

【補正方法】変更

【補正の内容】

【0093】

このような互いに逆位相のビート信号をそれぞれ積分すれば、位相差 ψ を求めるのに必要な4区間の積分値 $A0' \sim A3'$ のうちの2区間分を同時に蓄積することが可能になる。つまり、積分値 $A0'$ と積分値 $A2'$ とを同時に蓄積し、積分値 $A1'$ と積分値 $A3'$ とを同時に蓄積することが可能になる。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0095

【補正方法】変更

【補正の内容】

【0095】

(第12実施形態)

第11実施形態では、フレーム転送型CCDを用いているが、図29に示すように、横型オーバーフローレインを用いたインターライン転送型CCDを用いることによっても同様の動作が可能である。つまり、図11に示した第5実施形態の構成において、各フォト

ダイオード 21 ごとにオーバーフロードレイン 41 a, 41 b を分割して設けた構成のイメージセンサ 5 を用い、さらに垂直転送部 22 においては、各フォトダイオード 21 ごとに 3 個ずつのゲート電極 22 a ~ 22 c を設ければよい。この構成のイメージセンサ 5 において、1 画素を垂直方向において隣接する各一对のフォトダイオード 21 により構成し、1 画素を構成して組になる 2 個のフォトダイオードに対応したオーバーフロードレイン 41 a, 41 b に対して同周波数かつ互いに逆位相の局発信号 $\phi 1$, $\phi 2$ を与え、また各ゲート電極 22 a ~ 22 b については、第 11 実施形態におけるゲート電極 (1) ~ (6) と同様に 6 相クロックで駆動すれば、積分値 $A 0' \sim A 3'$ を 2 区間分ずつ求めることが可能になる。他の構成および動作は第 11 実施形態と同様である。

【手続補正 12】

【補正対象書類名】明細書

【補正対象項目名】0096

【補正方法】変更

【補正の内容】

【0096】

第 11 実施形態ではオーバーフロードレイン 61 a, 61 b ごとに 3 個ずつのゲート電極 21 a ~ 21 c を対応付け、第 12 実施形態ではオーバーフロードレイン 41 a, 41 b ごとに 3 個ずつのゲート電極 22 a ~ 22 c を対応付けているが、それぞれ 4 個以上設けるようにしてもよい。また、互いに逆相の局発信号 $\phi 1$, $\phi 2$ を異なるオーバーフロードレインに与える構成を採用しているが、たとえば 90 度ずつ位相の異なる局発信号を互いに異なるオーバーフロードレインに与える構成とすれば、4 区間の積分値 $A 0' \sim A 3'$ を同時に求めることも可能である。

【手続補正 13】

【補正対象書類名】明細書

【補正対象項目名】0099

【補正方法】変更

【補正の内容】

【0099】

また、上述した各実施形態において用いたイメージセンサ 5 は、2 次元配列であることを想定しているが、1 次元配列であってもよく、また第 1 実施形態では光電変換部 3 を 1 個設けるだけでもよい。また、評価部を距離演算部 9 に含む例を説明したが、評価部は必ずしも距離を求めるものに限らず、位相差 ψ のみを求める構成や積分値 $A 0' \sim A 3'$ に基づいて空間に関する他の情報を評価するものであってもよい。

フロントページの続き

(72)発明者 栗原 史和

大阪府門真市大字門真 1 0 4 8 番地松下電工株式会社内

Fターム(参考) 4M118 AA10 AB02 AB03 BA12 BA13 BA14 CA02 CA04 CA07 DB07

DB08 DB09 DB16 FA06 FA13 FA19 FA34 FA35 GB08

5C024 AX00 EX12 GY01 GZ02 HX00 HX31

5J084 AA05 AD02 BA40 CA07 CA24 CA42 CA44 EA01